

PROF – 180 X

Conitec Datensysteme

Postfach 110 622 · D-6100 Darmstadt 11
Telefon 06151/26013 · Telex 4197298

PROF-180X Berichtigungen

Stand: 15.3.86
J. C. Lotter

1. In der Stückliste in älteren Handbuch-Versionen sind irrtümlich folgende Bauteile nicht oder falsch angegeben:

R25,26: 2.2 kOhm	C5: 270 pF
R14,15: <u>2.2 kOhm</u>	C32: 3.3 nF
	C33,34 entfallen
D5: 1N4148	

2. Im Bestückungsplan in älteren Handbüchern tauchen R14 und Z10 zweimal auf. Der R14 unter Z10 ist in Wirklichkeit R6 und Z10 ist Z41.
3. Jumper J3 ist nicht vorverdrahtet. Zum Betrieb von Platinen mit Z80-PIO oder -SIO (PROMMER-80, UNIO-1) ist er in Position 1-2 zu brücken.
4. Am Minifloppy-Stecker N3, Pin 4, ist das Signal /HDLD nicht angeschlossen. Es wird empfohlen, dieses Signal auch nicht zu verwenden (s. Handbuch S. II.30), sondern stattdessen /MOTOR ON zu benutzen (Stecker N3, Pin 16). Bei Laufwerken ohne elektrischen Headload erübrigt sich das Problem sowieso.
5. Ein PALASM-Listing des PAL-Bausteins 14L8 ist auf Wunsch (gegen eine Verzichtserklärung auf kommerzielle Nutzung) von CONITEC erhältlich.

A C H T U N G !

Der Akku auf der PROF-180X-Karte kann den Uhrenbaustein MK3835 nur ca. 3 Tage mit Strom versorgen. Beim Einbau der Platine sollte deshalb ein zusätzlicher Akku an die UBAT-Leitung des ECB-Busses angeschlossen werden. Wird die Karte länger als 3 Tage aus dem Bus genommen, ist der Uhrenbaustein unbedingt aus dem Sockel zu ziehen.

Verwenden sie zum Transport der Karte nur die Originalverpackung mit der speziellen antistatischen Schutzfolie. Bei Verwendung anderer antistatischer Schutzfolien kann sich der Akku ebenfalls entladen.

PROF-180X

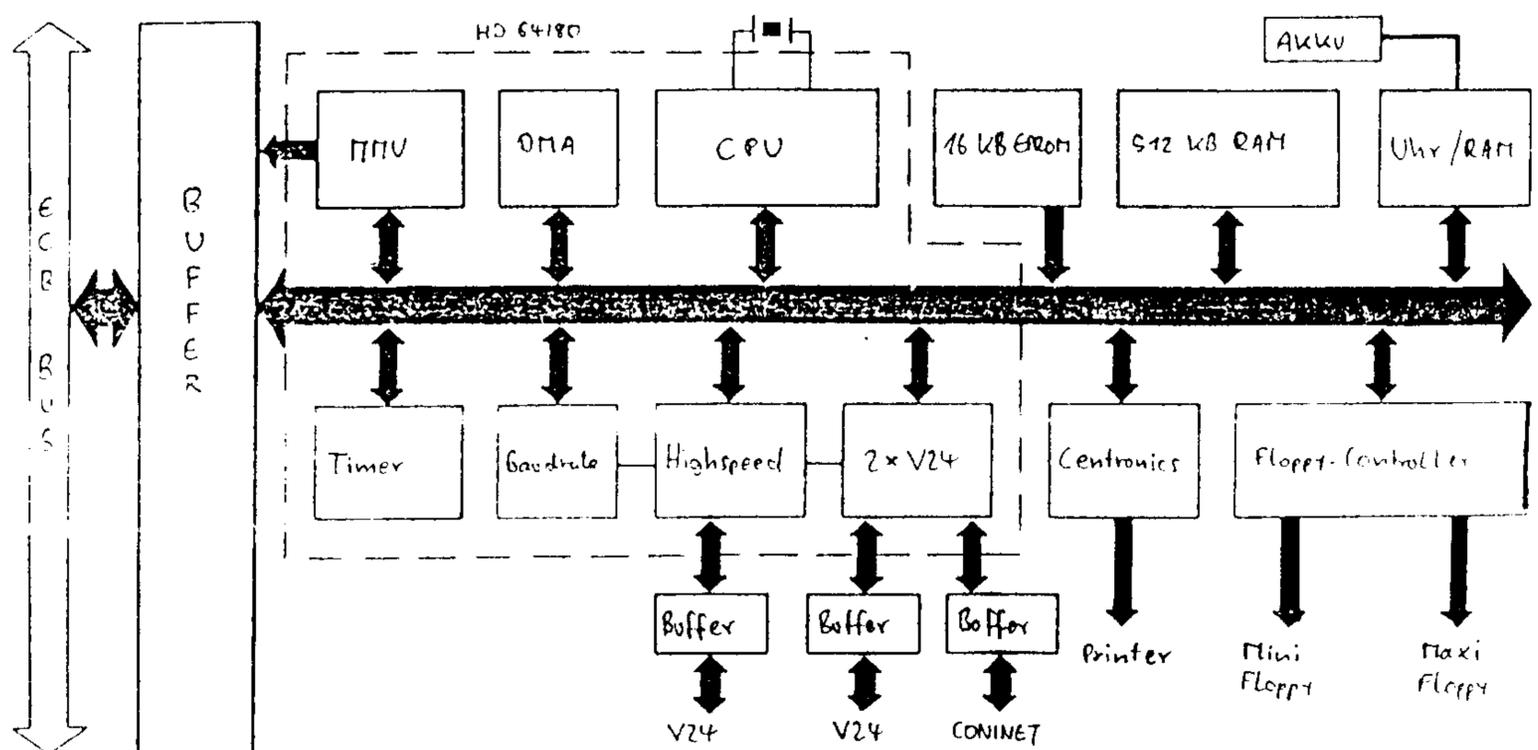
Prozessor-RAM-Floppy-Karte

---- I N H A L T S V E R Z E I C H N I S ----

Kapitel I - Einführung	I
Blockschaltbild	I.1
PROF-180X technische Daten	I.3
Kapitel II - Hardware	II
Die HD64180-CPU	II.1
WAIT-Zyklen und Refresh	II.3
Dekodierung und Flags	II.4
EPROM, RAM, Speicherverwaltung	II.6
DMA-Kanäle	II.8
Interrupts	II.11
Set-Up-Jumper	II.12
Uhr und CMOS-RAM	II.13
Timer	II.15
ECB-Bus-Interface	II.16
Multiprozessorbetrieb	II.16
Centronics-Schnittstelle	II.17
Serielle Duplex-Schnittstellen	II.19
Netzwerk	II.22
Highspeed-Schnittstelle CSI/O	II.24
PEPS-Interface	II.25
Floppy-Controller	II.25
Datenseparation	II.26
Anschluß der Laufwerke	II.28
Diskettenformate	II.31
Index zu Kapitel II	II.32
Kapitel III - PROF-180X Firmware	III
Selbsttest und Initialisierung	III.2
Monitor-Befehle	III.4
Formatierung (Y-Befehl)	III.11
Monitor-Fehlermeldungen	III.13
Installation (U-Befehl)	III.14
Die Konsolenschnittstelle	III.20
Eigene Konsolentreiber	III.22
Baudraten	III.23
Index zu Kapitel III	III.26
Kapitel IV - Aufbau und Inbetriebnahme	IV
Default-Jumperstellungen	IV.3
Anhang	A
HD64180-Befehlssatz	A1
Ports	A2
Jumper	A3
Systempage	A4
PROF-180X Schaltplan	A5
Bestückungsplan und Stückliste	A6
Steckerbelegungen	A7

I. ----- E i n f ü h r u n g -----

PROF-180X ist eine CPU-Karte, die ohne Kompromisse auf Hochgeschwindigkeit und Hochleistung 'getrimmt' wurde. Sie ist der zur Zeit (Januar 1986) schnellste in Serie gefertigte CP/M-plus-Einplatinenrechner, kann aber auch einfach als Steuerrechner oder Spooler eingesetzt werden. Auf der Karte sitzt eine neuentwickelte, Z80-kompatible CPU vom Typ HD64180, die durch einen erweiterten Befehlssatz (inkl. MULTIPLY) und schnelleres Timing ihrem Vorgänger überlegen ist.



PROF-180X Blockschaltbild

Die Memory-Management-Logik erweitert den Adressbereich der CPU auf 1 MByte. Die beiden DMA-Einheiten sind mit 19-Bit-Adresszählern ausgestattet, so daß direkte Datentransfers über den gesamten Bereich des 512 KByte großen Hauptspeichers möglich sind.

Das Floppyinterface ist für alle gängigen Laufwerke ausgelegt und erlaubt gemischten Betrieb in einfacher oder doppelter Schreibdichte. An zwei Stecker lassen sich gleichzeitig 8"- und 5.25"- bzw. 3.5"-Laufwerke anschließen. Ein integrierter PLL-Datenseparator gewährleistet hohe Datensicherheit. Alle Para-

meter lassen sich per Software einstellen. Bis zu 128 verschiedene Disketten-Formate werden automatisch erkannt; die Liste der zulässigen Formate kann vom Benutzer beliebig erweitert oder abgeändert werden.

Die Datenübertragung vom Laufwerk erfolgt per DMA. Ein wählbarer Teil des Speichers ist als RAM-Floppy implementiert, so daß zum Betrieb unter CP/M nur ein einziges externes Laufwerk erforderlich ist. Die akkugepufferte Uhr liefert dem Betriebssystem Zeit und Datum. Über ein CMOS-RAM (24 Byte) können Set-Up-Werte dauerhaft gespeichert werden.

An drei Schnittstellen - zwei serielle und eine parallele - lassen sich Standard-Peripherieeinheiten wie Terminals, Drucker und Plotter anschließen. Da die Schnittstellen auch für DMA- und Interruptbetrieb ausgelegt sind, können Datenübertragungen als 'Hintergrund-Job' in Spoolerbereichen ablaufen. Zusätzlich verfügt PROF-180X noch über zwei 16-Bit-Zeitgeber, eine serielle Hochgeschwindigkeitsschnittstelle und ein 4-Bit-Interface für den EPROM-Simulator PEPS.

An eine zukünftige Erweiterung des Systems ist ebenfalls gedacht: Über eine der seriellen Schnittstellen kann ein einfaches, preisgünstiges Netzwerk (CONINET) aus maximal 16 Stationen aufgebaut werden. Alternativ dazu läßt sich auf dem ECB-Bus ein Multiprozessorsystem betreiben. PROF-180X kann in einen SLAVE-Modus umgeschaltet werden, der den Bus an eine andere CPU-Karte übergibt. Weitere MASTER/SLAVE-Karten mit 16-Bit-CPU's (PRO-286, PRO-68000, PRO-32000) befinden sich in der Entwicklung.

Standard-Zusatzkarten lassen sich über den voll gepufferten ECB-Bus-Anschluß anschließen; die Pufferstruktur erlaubt uneingeschränkten DMA- und Interruptbetrieb.

PROF-180X - Technische Daten

- **CPU: HD64180**, Nachfolger des Z80, voll softwarekompatibel; erweiterter Befehlssatz mit **8x8-MULTIPLY**; kürzere Ausführungszeiten durch „Pipelining“; CMOS-Technologie; stromsparender „SLEEP“-Modus; Systemtakt wahlweise 4,5/6/9 MHz.
- **Hauptspeicher**: 128, 256 oder **512 KByte** dynamisches RAM auf der Karte; transparenter Refresh; eigene **Memory-Management-Einheit** für 1 MByte Speicher-Adreßbereich und 64 KByte I/O-Adreßbereich; bis zu 4 MByte RAM extern anschließbar.
- **Firmware**: 16 KByte Betriebssystem im EPROM mit Installationshilfe, Selbsttest und komfortablem Monitor mit Disk-I/O, Formatierprogramm und Bootstrap-Lader für CP/M; für Sonderanwendungen auch 32K- oder 64K-EPROM einsetzbar.
- **DMA**: Zwei unabhängige DMA-Kanäle; Speicher-Speicher und Speicher-I/O-Übertragungen; Block- oder „Cycle Steal“-Modus; Timing programmierbar für maximale Geschwindigkeit; eigene 19-Bit-Adreßregister für Transfer über vollen 512-KByte-Adreßbereich.
- **Zeitgeber**: Zwei 16-Bit-Timer, programmierbar und interruptfähig; eine akkugepufferte **Echtzeituhr** mit Kalender und **24 Byte CMOS-RAM** als Set-up-Informationsspeicher (für Floppy-Parameter, Auto-Boot usw).
- **Floppy-Controller**: 34- und 50polige Steckeranschlüsse für bis zu vier Maxi-, Mini- oder Micro-Laufwerke in beliebiger Kombination; einfache oder doppelte Schreibdichte (FM/MFM), ein- oder zweiseitige Disketten, 35, 40, 77 oder 80 Spuren; Motorsteuerung mit automatischer Drehzahlmessung; Detektor für Diskettenwechsel; PLL-Datenseparator 9229B (kein Abgleichen notwendig); Write-Precompensation per Software in sechs Stufen; Datentransfer per DMA; Laufwerk-Parameter über Tastatur einstellbar (akkugepuffert); Formate werden automatisch erkannt.
- **Standard-Schnittstellen**: Zwei V24 (RS232)-Vollduplex-Schnittstellen mit Handshake (RTS/CTS) und programmierbarem Baudratengenerator (75-19200/38400 Baud); eine Centronics-Parallel-Schnittstelle (8 Bit); Datenübertragung wahlweise per DMA, Interrupt oder Polling.
- **CONINET: Low-Cost-Netzwerksanschluß** für bis zu 16 Stationen, Reichweite bis zu 50 m (mit Extender erweiterbar); Kollisionsprinzip mit Time-Out-Funktion; einfache Verbindung über verdrehte Leitung oder Koax-Kabel.

- **Spezial-Schnittstellen**: Serielle Halbduplex-Hochgeschwindigkeitsschnittstelle (bis 450 KBit/sec.), entweder als dritte V24-Schnittstelle oder für Spezialanwendungen; 4-Bit-Parallelschnittstelle für PEPS (programmierbarer EPROM-Simulator).
- **Jumperfeld** mit 25 Kombinationen für Set-up-Systemparameter (Baudraten usw.), von CPU abfragbar.
- Programmierbarer **Wait-Zyklus-Generator**, erlaubt den Anschluß langsamer Speicher- oder I/O-Erweiterungskarten auch bei 9-MHz-Betrieb.
- **Bus-Anschluß: ECB-Bus**, Daten, Adressen und Steuersignale gepuffert, voll interrupt- und DMA-fähig, mit 20-Bit-Adreßbus; **Multi-processorversion** (bis zu 16 CPUs pro System) mit 19-Bit-Adreßbus und MASTER/SLAVE-Modus.

Vergleich	PROF-80	PROF-180X
CPU	Z80	HD64180
Takt (max.)	8 MHz	9 MHz
Befehle	178	190
MULTIPLY	nein	ja
Transfer	4 MBaud	12 MBaud
RAM	128 KB	512 KB
EPROM	8 KB	16 KB
SLAVE-Modus	nein	ja
MMU (A16-19)	ja	ja
DMA-Kanäle	-	2
Interrupts	2	12
Timer	-	2
WAIT-Gen.	ja	ja
Uhr	ja	ja
CMOS-RAM	4 Byte	24 Byte
Akku	extern	on board
Floppy	ja	ja
Centronics	nein	ja
V24-Duplex	1	2
V24-Simplex	1	1
PEPS	nein	ja
Netzwerk	nein	ja
Bus	ECB	ECB
Stromversorgung:	5 Volt (ca.1000 mA im Betrieb, 400 mA im SLEEP-Modus);	
für V24:	+/- 12 Volt (20 mA)	
Abmessungen:	Multilayerplatine 100 x 160 mm (Europaformat)	

II. ----- Hardware -----

Im diesem Abschnitt sind die einzelnen Funktionsgruppen der Karte näher beschrieben. Der Schaltplan dazu befindet sich im Anhang. Einige Konventionen:

R/W: Register kann gelesen und beschrieben werden.
 R/O: Aus dem Register kann nur gelesen werden.
 W/O: In das Register kann nur geschrieben werden.
 (7-0): Reihenfolge: Bit 7 zuerst.
 (RES): Register-Zustand nach Reset.

(vorverbunden): Der Jumper ist in dieser Stellung auf der Unterseite der Platine durch eine dünne Leiterbahn verbunden. Bei einer Änderung (normalerweise nicht erforderlich) muß die Bahn vorsichtig aufgetrennt werden.

--- Die CPU ---

Die HD64180-CPU bildet den Kern von PROF-180X. Die CPU enthält den vollen Befehlssatz des Z80-Prozessors, ist also CP/M-kompatibel, und verfügt obendrein noch über einige interessante Zusatzbefehle, die im Anhang aufgeführt sind. Über 40 CPU-interne I/O-Register lassen sich die verschiedenen Zusatzfunktionen (MMU, DMA, Timer usw.) steuern. Der I/O-Bereich wurde 'offiziell' auf 256 I/O-Pages zu je 256 Ports erweitert; bei der Z80 geht das zwar auch, war aber bisher kaum bekannt und nur selten benutzt worden.

Außer den normalen Z80-Befehlen sind in der HD64180-CPU folgende neuen Befehle implementiert (siehe auch Anhang):

- 8x8-Bit-Multiplikation ohne Vorzeichen. Dauer: nur 17 Taktzyklen!
- Testen von Registern, Speicher oder I/O-Port durch AND-Verknüpfung. Verändert wird dabei lediglich das F-Register.
- Neue Ein/Ausgabe-Befehle für die I/O-Page 0, in der auch die CPU-internen I/O-Register liegen.
- SLEEP-Befehl: CPU und DMA stoppen alle Operationen und gehen in einen "Stromspar-Modus" über. Der Stromverbrauch der Karte geht dabei auf etwa 1/3 zurück.

Wenn die CPU auf einen undefinierten Op-Code trifft, erfolgt ein Software-Interrupt (TRAP). Dieser Interrupt ist nicht maskierbar. Damit kann man die Software-Zuverlässigkeit steigern, das 'Debuggen' erleichtern oder eine Befehlssatz-Erweiterung implementieren.

Die Ports innerhalb der HD64180-CPU belegen normalerweise (nach Reset) die I/O-Adressen von 00h-3Fh in der I/O-Page 0. Dieser Adressbereich kann jedoch per Software umdefiniert werden:

Port 3Fh: ICR (I/O-Steuerregister, R/W)

IOA7-6	IOSIP	-	-	-	-	-	-	(7-0)
00	0	1	1	1	1	1	1	(RES)

IOA7-6: 00: Interner I/O-Bereich 00h-3Fh, Page 0.
 01: Interner I/O-Bereich 40h-7Fh, Page 0.
 10: Interner I/O-Bereich 80h-BFh, Page 0.
 11: Interner I/O-Bereich C0h-FFh, Page 0.
 IOSIP: Interne I/O-Port-Operationen (Timer usw.) stoppen.

Eine detaillierte Beschreibung der CPU, ihrer Register und ihres Befehlssatzes steht im HD64180 user's manual, das von jedem Hitachi-Distributor (oder von CONITEC) käuflich zu erwerben ist.

--- CPU-Takt ---

Der 64-polige CPU-Chip enthält einen eigenen Quarzoszillator, der auch den Takt für die Timer und Baudrategeneratoren erzeugt. Der Quarz X1 schwingt mit doppeltem CPU-Takt, im Maximalfall also mit 18.432 MHz.

Es wurde experimentell festgestellt, daß die HD64180-Typen offenbar noch eine große 'Timing-Reserve' haben. Es sind schon PROF-180X-Karten mit 20 MHz gelaufen! Dabei stieg zwar der On-Chip-Oszillator aus, so daß der 40-MHz-Quarztakt extern zugeführt werden mußte (Eingang EXTAL); aber die CPU selbst arbeitete einwandfrei, und nach Einschaltung von 2-3 WAIT-Zyklen machte der Rest der Karte das Spiel auch mit.

--- Timing ---

Die Befehle brauchen im Schnitt etwa 20% weniger Taktzyklen als beim Z80, wobei das Zeitverhalten selbst unkritischer geworden ist. Von der Z80 her bekannte Probleme, wie z.B. die zu kurze RAS-Precharge-Time beim Refreshen dynamischer RAM's, gibt es nicht mehr.

Die Steuersignale sind - bis auf eine Ausnahme - die gleichen geblieben, so daß auch Z80-Peripheriebausteine angeschlossen werden können. Nur die Namen haben sich geändert. Aus /M1 wurde /LIR; /IORQ, /MREQ und /RFSH heißen jetzt /IOE, /ME und /REF.

Die erwähnte Ausnahme betrifft das Signal /LIR, das etwas kürzer ist als das vergleichbare /M1-Signal des Z80. Es ist bei Opcode-Zugriffen und beim Interrupt-Quittungszyklus aktiv. Das

veränderte Timing kann dann zu Problemen führen, wenn bei externen Zusatzkarten über /M1 zwischen I/O- und Interruptzyklen unterschieden wird. Das ist allerdings relativ selten der Fall.

Glücklicherweise stellt der HD64180 ein weiteres Signal - ST (Status) - bereit, das sich wie /M1 der Z80 verhält. Es ist jedoch im Gegensatz zu /M1 auch bei internen DMA-Zugriffen aktiv. Über einen Jumper (J3) kann gewählt werden, ob /LIR oder ST als /M1-Signal am Bus liegen sollen.

J3 1-2: /LIR ist /M1
 2-3: ST ist /M1

--- Reset ---

Ein aus dem RC-Glied R1/C1 in Kombination mit dem Schmitt-Trigger Z1 (74LS14) gebildetes Monoflop erzeugt beim Einschalten der Spannung einen Reset-Impuls von ca. 100 ms Dauer. Über die RST-Leitung wird der Floppy-Controller initialisiert, der Open-Collektor-Buffer Z2 (7406) zieht die /PCL-Leitung am ECB-Bus auf LOW und setzt die CPU (Z6) zurück. Außerdem werden über das Latch Z41 (74LS259) die Systemflags auf 0 gesetzt.

Das gleiche passiert, wenn die /RESET-Leitung des ECB-Bus (c31) über eine Taste kurzzeitig auf GND gelegt wird.

--- WAIT-Zyklen und Refresh ---

Die 64180-CPU verfügt über einen WAIT-Eingang zu Anpassung langsamer Bausteine, der aber kaum noch nötig ist: bis zu 4 bzw. 5 WAIT-Zyklen lassen sich jetzt per Software programmieren, und zwar getrennt für Speicher-, Refresh- oder I/O-Zugriffe. Die eingestellten Zyklen gelten auch für Interrupt-Quittungen und für den Betrieb der beiden CPU-eigenen DMA-Kanäle. Damit können langsamere Zusatzkarten angeschlossen werden, auch wenn die CPU mit über 9 MHz läuft.

Außerdem lassen sich ohne zusätzlichen Refreshzähler jetzt auch 256-Zyklus-RAMs - z.B. die neuen 256-KBit-Typen - ansteuern (von dieser Möglichkeit wird auf der Karte Gebrauch gemacht). Man kann per Software wählen, nach wieviel Instruktionen jeweils eine Refresh-Operation ausgeführt wird. Beim Z80-Vorgänger geschah das automatisch jedesmal, was natürlich Zeit kostet. Das R-Register der CPU hat jetzt nichts mehr mit dem Refresh zu tun, wird nach jeder Instruktion hochgezählt und kann nach wie vor als Zufallszahlengenerator benutzt werden.

Port 32h: DCNTL (DMA/WAIT Steuerregister, R/W).

! MW !	IW !	DMS1 !	DMS0 !	DIM !	(7-0)
! 11 !	11 !	0 !	0 !	00 !	(RES)

MW: Anzahl der WAIT-Zyklen (0..3) bei Memory-Zugriffen.

IW: Anzahl der WAIT-Zyklen (1..4) bei I/O-Zugriffen, gleichzeitig
Anzahl der WAIT-Zyklen (2..5) bei Interrupt-Quittung.

Port 36h: RCR (Refresh-Steuerregister, R/W).

! REFE !	REFW !	- !	- !	- !	- !	CYC !	(7-0)
! 1 !	1 !	1 !	1 !	1 !	1 !	00 !	(RES)

REFE: Refresh für dynamische RAM's einschalten.

REFW: WAIT-Zyklus bei Refresh.

CYC: 00: Refresh alle 10 Taktzyklen.

01: Refresh alle 20 Taktzyklen.

10: Refresh alle 40 Taktzyklen.

11: Refresh alle 80 Taktzyklen.

--- Dekodierung und Flags ---

Das PAL 14L8 (Z10) und der Dekoder Z37 sorgen für die Auswahl der I/O-Ports auf der Karte. Dabei handelt es sich hauptsächlich um das Flagregister, das Statusregister, die Uhr, die Centronix-schnittstelle und den Floppycontroller. Während der Adressbereich der CPU-internen Ports sich per Software ändern läßt, muß der Bereich der Karten-Ports über den Zweifach-Jumper J12 gewählt werden.

J12 1-2, 3-4: D8h-DFh (vorverbunden).
1-3, 2-4: B8h-BFh.

Von den Karten-Ports sind die beiden letzten (normalerweise DEh-DFh) wegen Doppeldekodierung nicht benutzbar. Sonderausführungen des Dekoder-PAL's mit anderen Adressbereichen sind gegen Aufpreis von CONITEC erhältlich (auf Anfrage).

Über das Flagregister Z41 lassen sich acht Steuerflags (CO, C1, C2, MINI, MMO, RIC, PEPS, MM1 - s.u.) für den Floppy-Controller, die Uhr, die MMU und andere Funktionen einstellen. Mit jedem der 16 verfügbaren Kommandos wird immer eines dieser Flags gesetzt oder zurückgesetzt. Die Kommandos und die Bedeutung der einzelnen Flags werden später im Detail dargestellt.

Port D8h: FLR (Flagregister, W/O).

! - !	- !	- !	- !	FLG !	VAL !	(7-0)
! - !	- !	- !	- !	000 !	0 !	(RESET)

FLG: Nummer des Steuerflags (000..111).
 (000=CO, 001=C1, 010=C2, 011=MINI,
 100=MM1, 101=RTC, 110=PEPS, 111=MM0)
 VAL: Löschen (0) oder Setzen (1) des gewählten Steuerflags.

Beispielsweise wird mit den Befehlen

```
LD  A,05H      ;KOMMANDO: FLG = 010, VAL = 1
OUT (0D8H),A   ;AUSGABE AN FLAGREGISTER
```

das Flag C2 (FLG=010) auf 1 gesetzt (VAL=1).

Das Statusregister (239) ist zur Abfrage von acht karten-internen Statusflags (MOT,IDX,B-E,BUSY,IDO,J19,J18,FREE) vorgesehen; außerdem kann damit das Centronics-STROBE-Signal zurückgesetzt werden (s.u.). Beim Einlesen sind nur die Bits 0,4,5 und 7 relevant. Über jedes Bit kann der Zustand von zwei Flags abgefragt werden, je nachdem, in welcher I/O-Page - gerade oder ungerade - auf das Register zugegriffen wird. Die Unterscheidung trifft Bit 0 von Register A bei Verwendung des IN A,(p)-Befehls bzw. Bit 0 von Register B beim IN r,(C)-Befehl. Wenn das Bit auf 0 ist, ist die Page-Nummer gerade.

Port D9h: Status-Register (R/O).

Page gerade:	! MOT ! X !	! IDX ! B-E !	! XXX ! BUSY !
Page ungerade:	! IDO ! X !	! J19 ! J18 !	! XXX ! FREE !

(X = beliebiger Zustand)

Das Lesen aus einer geraden Page geht z.b. so:

```
XOR  A          ;A AUF 00H FÜR I/O-PAGE 0
IN   A,(0D9H)  ;LIES STATUSPORT: MOT,IDX,B-E,BUSY
```

und aus einer ungeraden Page so:

```
LD   A,01H     ;FÜR I/O-PAGE 1
IN   A,(0D9H)  ;LIES STATUSPORT: IDO,J19,J18,FREE
```

--- EPROM ---

Das 16-KByte-EPROM Z16 enthält das Betriebssystem von PROF-180X mit dem Monitorprogramm, Installationshilfen, Selbsttest, einem Disketten-Formatierer und dem Bootstrap-Lader zum Starten von CP/M. Für zusätzliche Software kann das EPROM bis auf 64 KByte (27512) erweitert werden. Nach Reset - mit den Flags MMO und MM1 auf 0 - ist der EPROM-Bereich dem RAM von 00000h-3FFFFh überlagert (s.u.), wobei Lesezugriffe nur das EPROM selektieren, Schreibzugriffe nur das RAM. So ist es auf einfache Weise möglich, das EPROM ins RAM zu kopieren.

In den Sockel lassen sich EPROM-Typen von 16 KByte bis 64 KByte einsetzen. Die Auswahl erfolgt mit den Lötfeldern 1-6 unterhalb der Platine:

27128 (16 KB): 1-2,4-5
 27256 (32 KB): 1-2,5-6
 27512 (64 KB): 2-3,5-6

--- RAM ---

Auf der Karte ist Platz für minimal 64 KByte bis maximal 512 KByte Hauptspeicher. CP/M 3.0 läuft erst ab 128 KByte. Das RAM kann über den ECB-Bus mit TURBO-RAM oder anderen Speichererweiterungskarten auf 4 MByte ausgebaut werden.

Die eingesetzten dynamischen RAM-Bausteine speichern ihre Information in internen Kondensatoren und bedürfen daher ständiger Auffrischung (Refresh). Dies geschieht automatisch nach einer bestimmten Anzahl von Befehlszyklen (per Software einstellbar, s.o.). Für Refresh und RAM-Ansteuerung sind die ICs Z9, Z11 und das PAL Z10 zuständig. Es dürfen 64K- und 256K-RAMs eingesetzt werden, mit 128 oder 256 Refresh-Zyklen.

Mit Jumper J10 läßt sich wählen, ob die Auswahl zwischen beiden RAM-Bänken mit Adressleitung A17 oder A18 erfolgt. Im ersten Fall kann A18 - falls die Leitung auf dem Bus nicht benötigt wird - als Ausgang von Timer 1 für Spezialzwecke verwendet werden.

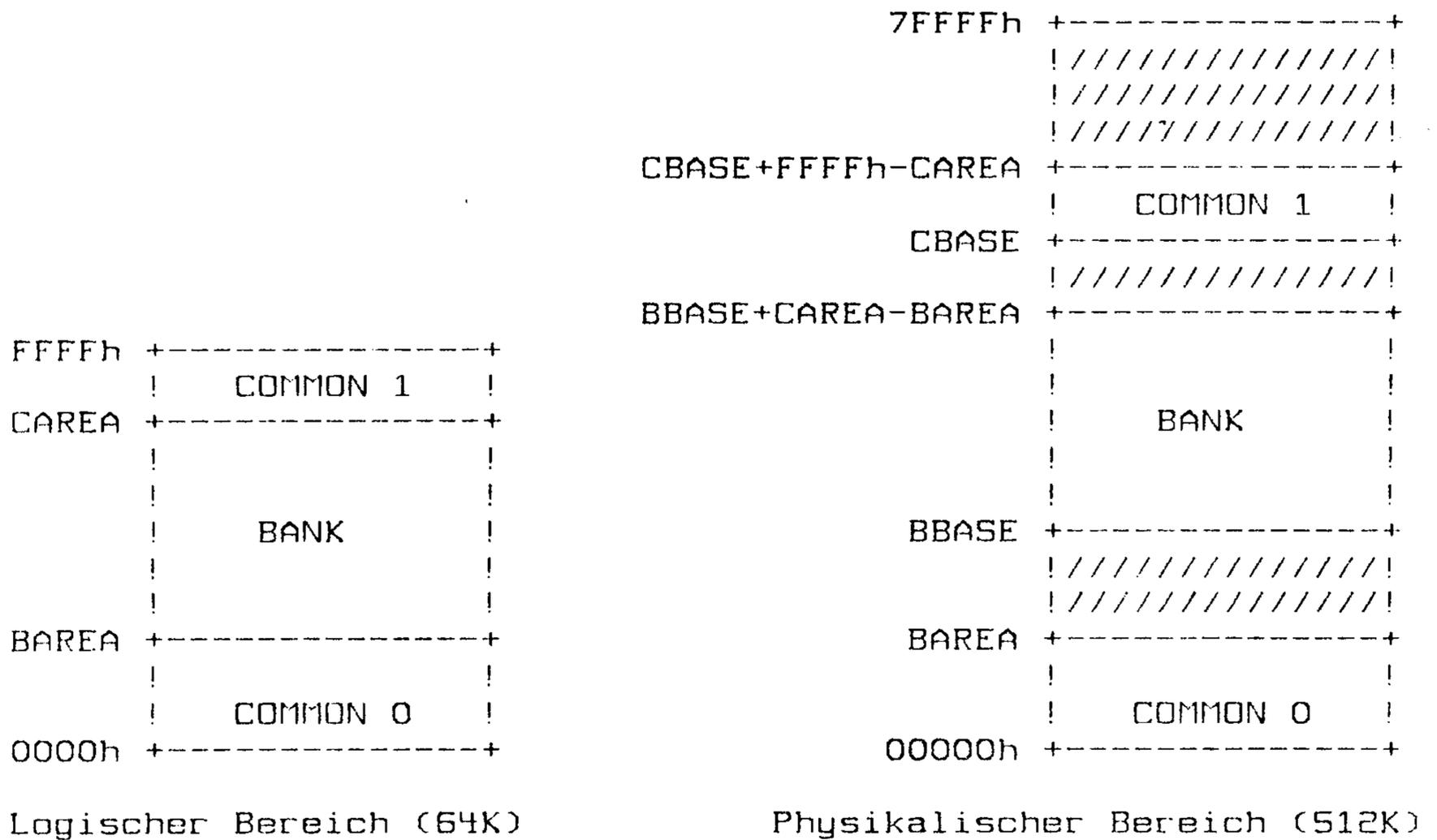
J10 1-2: Bestückung bis 512 KB, Auswahlleitung A18 (vorverbunden)
 2-3: Bestückung nur bis 128 KB, Auswahlleitung A17

--- Speicherverwaltung ---

Die Z80-Instruktionen können bekanntlich nur einen Speicherbereich von 64 KB adressieren, den 'logischen' Adressbereich. Der 'physikalische' Bereich ist mit 1 MB wesentlich größer. Die Memory-Management-Einheit (MMU) sorgt dafür, daß trotzdem der gesamte physikalische Speicher mit logischen Instruktionen adressiert werden kann.

Die MMU von PROF-180X besteht aus zwei Teilen. Der erste sitzt in der CPU, besteht aus drei Registern und erweitert den Speicherbereich auf 512 KByte. Dazu hat die CPU drei zusätzliche Adressleitungen: A16-A18. Der zweite MMU Teil wird von dem PAL-IC (Z10) gebildet und durch die Systemflags MMO und MM1 gesteuert. Er liefert eine vierte zusätzliche Adressleitung (A19) zu Ansteuerung von externen RAM und sorgt gleichzeitig für die Ein/Ausblendung des EPROM's und für den SLAVE-Modus.

Der logische 64K-Adressbereich der CPU wird in drei Abschnitte eingeteilt: COMMON 0, COMMON 1 und BANK. Die Grenzen zwischen den Abschnitten (CAREA, BAREA) lassen sich in 4-KB-Schritten über den logischen Speicherbereich verschieben. COMMON 0 beginnt immer auf der logischen und physikalischen Adresse 0, während die physikalischen Startadressen von COMMON 1 und BANK (CBASE, BBASE), wieder in 4-KB-Schritten, über zwei Register eingestellt werden können. Das Ganze sieht folgendermaßen aus:



Über die drei Register CBR, BBR und CBAR lassen sich die Bereiche einstellen:

- Port 38h: CBR (CBASE-Register, R/W, RES=00h)
- Port 39h: BBR (BBASE-Register, R/W, RES=00h)
- Port 3Ah: CBAR (CAREA/BAREA-Register, R/W, RES=F0h)

Bei den Registern CBR und BBR ergeben sich die Werte CBASE und BBASE aus den unteren 7 Bits, mit 1000h multipliziert. In CBAR

sind die oberen 4 Bits für CAREA, die unteren 4 für BAREA zuständig; auch hier muß mit 1000h multipliziert werden. Nach Reset liegt CAREA auf F000h; BAREA, BBASE und CBASE liegen auf 00000h. Der erste Opcode wird also von der logischen und physikalischen Adresse 00000h geholt.

Die DMA-Kanäle, die über eigene 19-Bit-Adressregister verfügen, umgehen den ersten Teil der MMU und sprechen direkt den physikalischen Speicherbereich an.

Für Zugriffe auf externen Speicher erweitern die Flags MM0 und MM1 den Bereich der CPU-eigenen Memory-Management-Unit auf 1 MByte; das Adresssignal A19/MS selektiert dabei mit LOW externe RAM-Karten. Die beiden Flags ordnen die Speicherbereiche (EPROM, RAM und A19) in folgender Weise dem physikalischen Speicherbereich zu:

MM1-0	EPROM	RAM-Bank 0	RAM-Bank 1	A19/MS (extern)
00:	0-3FFFF(R/O)	00000-3FFFF(W/O)	40000-7FFFF	High-Z (SLAVE-Modus)
01:	aus	00000-3FFFF	40000-7FFFF	High-Z
10:	aus	aus	40000-7FFFF	LOW bei 00000-3FFFF
11:	aus	00000-3FFFF	aus	LOW bei 40000-7FFFF

RAM-Bank 0 und 1 sind die beiden RAM-Blöcke auf der Karte. Im "W/O"-Modus kann in die Bank nur eingeschrieben werden, gelesen wird aus dem EPROM. Im "SLAVE-Modus" (aktiv nach Reset) sind die Bustreiber abgeschaltet (s.u.), der ECB-Bus kann von einer anderen CPU übernommen werden.

Die Flags MM0 und MM1 werden über das Flagregister (s.o.) mit folgenden Kommandos gesteuert:

0Eh:	CMM0	(Lösche Flag MM0).
0Fh:	SMM0	(Setze Flag MM0).
08h:	CMM1	(Lösche Flag MM1).
09h:	SMM1	(Setze Flag MM1).

--- DMA ---

PROF-180X enthält zwei DMA-Kanäle. Der vielseitigere Kanal 0 ist vorgesehen für Transfers im Speicher, für Übertragungen von/zu externen Peripherie-Einheiten am ECB-Bus und für die parallele Schnittstelle oder die Duplex-Schnittstellen. Er hat die höhere Priorität. Bei ECB-Bus-Transfers dient die /RDY-Leitung auf a26 als Handshake-Signal, das wahlweise auf Pegel oder Flanken reagiert.

Kanal 0 läßt sich bei Memory-Transfers im 'Burst'- oder im 'Cycle Steal'-Modus betreiben. Im ersten Fall erfolgt die Datenübertragung auf einen Schlag, im zweiten wird nach jeder CPU-Instruktion ein DMA-Zugriff eingeschoben.

DMA-Kanal 1 ist nur für Transfers zwischen Speicher und I/O-

Port vorgesehen und auf PROF-180X dem Floppy-Controller zugeordnet.

Die DMA-Einheit benötigt (bei abgeschalteten WAIT-Zyklen) nur sechs Takte pro Datenbyte, so daß im Burst-Modus bei 9-MHz-Betrieb mit 1.5 Megabyte /sec. übertragen werden kann. Mit Hilfe der 19-Bit-Adressregister für Ziel und Quelle kann die Übertragung auch außerhalb des logischen 64K-Bereichs erfolgen.

Die Übertragungsrichtung - aufwärts im Speicher, abwärts oder mit feststehender Adresse - kann für Ziel und Quelle getrennt festgelegt werden. Damit lassen sich Daten blitzschnell umsordieren oder Speicherbereiche mit einem festen Wert füllen. Ist der Transfer beendet, kann ein Interrupt ausgelöst werden.

Für den DMA-Betrieb sind eine Reihe von CPU-internen Registern verantwortlich.

Kanal 0 (Universelle DMA):

Port 31h: DMOD (DMA 0 Modusregister, R/W).

1	-	1	-	1	DM1-0	1	SM1-0	1	MMOD	1	-	1	(7-0)
1	1	1	1	00	00	0	1	(RES)					

- DM1-0: 00: DMA 0 Zielkanal = Memory, aufwärtszählend.
- 01: DMA 0 Zielkanal = Memory, abwärtszählend.
- 10: DMA 0 Zielkanal = Memory, feste Adresse.
- 11: DMA 0 Zielkanal = I/O oder Duplex.
- SM1-0: 00: DMA 0 Quellenkanal = Memory, aufwärtszählend.
- 01: DMA 0 Quellenkanal = Memory, abwärtszählend.
- 10: DMA 0 Quellenkanal = Memory, feste Adresse.
- 11: DMA 0 Quellenkanal = I/O oder Duplex.
- MMOD: 0: DMA 0 Transparentmodus ('Cycle stealing').
- 1: DMA 0 Blockmodus ('Burst transfer').

- Port 20h: SAROL (DMA 0 Quellenadresse, Low-Byte).
- Port 21h: SAROH (DMA 0 Quellenadresse, High-Byte).
- Port 22h: SAROB (DMA 0 Quellenadresse, Zusatzbyte).

- Port 23h: DAROL (DMA 0 Zieladresse, Low-Byte).
- Port 24h: DAROH (DMA 0 Zieladresse, High-Byte).
- Port 25h: DAROB (DMA 0 Zieladresse, Zusatzbyte).

- Port 26h: BCROL (DMA 0 Zählerregister, Low-Byte).
- Port 27h: BCROH (DMA 0 Zählerregister, High-Byte).

Die Werte in den Adress-Registern unterscheiden sich je nach Art von Ziel und Quelle:

Ziel/Quelle = Memory: Speicheradresse (19 Bit) ergibt sich aus Low-Byte, High-Byte und Bits 0-2 (= A16-A18) des Zusatzbytes.

Ziel/Quelle = I/O-Port: Low-Byte = Portadresse; High-Byte = I/O-Page; Bits 1-0 des Zusatzbytes = 00.

Ziel/Quelle = Duplex-Schnittstelle: Low- und High-Byte sind irrelevant; Bits 1-0 des Zusatzbytes = 01 für Duplex 0.
10 für Duplex 1.

DMA-Kanal 1 (Floppy-Controller-DMA):

- Port 28h: MAR1L (DMA 1 Memory-Adresse, Low-Byte).
- Port 29h: MAR1H (DMA 1 Memory-Adresse, High-Byte).
- Port 2Ah: MAR1B (DMA 1 Memory-Adresse, Bit 0-2 = A16-A18).

- Port 2Bh: DAR1L (DMA 1 I/O-Portadresse).
- Port 2Ch: DAR1H (DMA 1 I/O-Page).

- Port 2Eh: BCR1L (DMA 1 Zählerregister, Low-Byte).
- Port 2Fh: BCR1H (DMA 1 Zählerregister, High-Byte).

Die folgenden Register sind für beide DMA-Kanäle zuständig:

Port 30h: DSIAI (DMA Statusregister, R/W).

! DE1 !	DE0 !	DWE1 !	DWE0 !	DIE1 !	DIE0 !	- !	DME !	(7-0)
! 0 !	! 0 !	! 1 !	! 1 !	! 0 !	! 0 !	! 1 !	! 0 !	(RES)

- DE0,1: DMA 0 oder 1 starten; DWE muß dabei auf 0 stehen.
- DWE0,1: Maske für DE (W/O)
- DIE0,1: Ende-Interrupt für DMA 0 oder 1 einschalten.
- DME: DMA-Übertragung im Gang (R/O)

Port 32h: DCNIL (DMA/WAIT Steuerregister, R/W, s.o.).

! MW !	IW !	DMS1 !	DMS0 !	DIM !	(7-0)
! 11 !	! 11 !	! 0 !	! 0 !	! 00 !	(RES)

- DMS0/1: 0: DMA-Triggersignal /DREQ ist aktiv bei LOW-Pegel.
1: DMA-Triggersignal /DREQ ist aktiv bei LOW-Flanke.
(DMS0 gilt für DMA 0, DMS1 für DMA 1).
- DIM1-0: 00: DMA 1 Transfer Memory --> I/O, aufwärtszählend.
01: DMA 1 Transfer Memory --> I/O, abwärtszählend.
10: DMA 1 Transfer I/O --> Memory, aufwärtszählend.
11: DMA 1 Transfer I/O --> Memory, abwärtszählend.

Der Handshake-Eingang (/DREQ0) von DMA-Kanal 0 kann entweder der Centronics-Schnittstelle (/ACK-Quittungssignal) oder einer exter-

nen, DMA-fähigen Karte auf dem ECB-Bus (/RDY-Leitung) zugeordnet werden, z.B. dem Grafik-Interface GRADE-X. Die Auswahl übernimmt J2. Zu beachten ist, daß der DREQ-Eingang mit dem Takteingang (CKA0) der V24-Konsolenschnittstelle (Duplex 0) identisch ist und beim Betreiben der Schnittstelle mit externem Takt nicht benutzt werden kann.

- J2 1-2: /DREQ0 ist mit /RDY (ECB-Bus a26) verbunden.
- 2-3: /DREQ0 ist mit /ACK verbunden.
- Offen: Externer Takt an CKA0, /DREQ0 wird nicht benutzt.

DMA-Kanal 0 hat noch einen TERMINAL END-Ausgang (/TEND0), der mit LOW-Pegel das Ende der Übertragung anzeigt. Er wird selten benötigt und ist darum mit dem Takteingang der Duplex-Schnittstelle 1 (s.u.) am Anschluß CKA1 (Stecker N6) gemultiplext. Über eines der Steuerregister kann die Funktion dieses Anschlusses bestimmt werden.

Port 01h: CNTLA1 (Steuerregister A für Duplex 1, R/W).

MPE	RE	IE	CKA1	MPR-EFR	WL	PE	SB	(7-0)
0	0	0	1	---	0	0	0	(RES)

- CKA1: 0: CKA1 ist Taktein/ausgang für Duplex 1.
- 1: CKA1 wird für DMA 0 als /TEND-Ausgang benutzt.

--- Interrupts ---

Es gibt insgesamt zwölf Interruptkanäle auf der Karte, die in der Reihenfolge ihrer Priorität aufgelistet sind:

- TRAP: Ungültiger Op-Code, nicht maskierbar, höchste Priorität. (springt auf logische Adresse 0000h, setzt TRAP-Flag).
- /NMI: Prioritäts-Interrupt vom ECB-Bus, nicht maskierbar (springt auf logische Adresse 0066h).
- /INT: Normaler Z80-Interrupt vom ECB-Bus, maskierbar (Vektor-Interrupt oder auf Adresse 0038h).
- /INT1: Vektor-Interrupt-Eingang 1 (für die Centronics-Schnittstelle)
- /INT2: Vektor-Interrupt-Eingang 2 (für das Time-Out-Monoflop).
- Timer 0/1: Zählerstand Null erreicht (s.u.).
- DMA 0/1: Übertragung beendet (s.o.).
- CSI/O: Senden/Empfangen beendet (s.u.).
- Duplex 0/1: Senden/Empfangen beendet (s.u.).

Die obere Hälfte des Interruptvektors kommt wie beim Z80 vom I-Register, die untere Hälfte von der Peripherie-Einheit, die den Interrupt ausgelöst hat. Bei den internen Interruptquellen läßt sich der Vektor über das IL-Register einstellen:

Port 33h: IL (Interrupt-Vektorregister, LOW-Byte, R/W).

Nur Bits 7-5 von IL sind relevant und enthalten die Bits 7-5 des Interrupt-Vektors für interne Interrupts. Die Bits 4-0 des Vektors kommen von der Interruptquelle:

00000	bei	/INI1 (Centronics)
00010	bei	/INI2 (Time-Out)
00100	bei	Timer 0
00110	bei	Timer 1
01000	bei	DMA 0
01010	bei	DMA 1
01100	bei	CSI/O (Spezialschnittstelle)
01110	bei	Duplex-Schnittstelle 0 (z.B. Terminal)
10000	bei	Duplex-Schnittstelle 1 (Netzwerk)

Ein weiteres Register ist für TRAP-Erkennung und Maskierung der Interrupt-Eingänge vorgesehen:

Port 34: ITC (Interrupt/TRAP-Steuerregister, R/W).

! TRAP !	! UFO !	- !	- !	- !	! IIE2-0 !	(7-0)
! 0 !	! 0 !	! 1 !	! 1 !	! 1 !	! 001 !	(RES)

TRAP: undefinierter Op-Code erkannt.
(Löschen durch 0-Einschreiben)

UFO: 0: undefinierter Zwei-Byte-Opcode.
1: undefinierter Drei-Byte-Opcode.

IIE2-0: Interrupt-Eingänge /INI2, /INI1, /INT0 mit 1 aktivieren (verknüpft mit IE-Befehl).

--- Set-Up-Jumper ---

Einige Flag- und Statusleitungen führen zu einem Jumperfeld (J18, J19), über das der CPU die System- und Schnittstellen-Konfiguration mitgeteilt wird. Es lassen sich insgesamt 25 Kombinationen mit zwei Jumpern einstellen, deren Bedeutung von der Software festgelegt wird. Die Jumperstellungen lassen sich über die Bits J18 und J19 im Status-Register und die Flags C0-C3 abfragen. Dabei läßt sich die Jumperstellung folgendermaßen erkennen:

- Statusbit J18/J19 immer auf 0: kein Jumper.
- Statusbit J18/J19 immer auf 1: Jumper in Stellung 1-3.
- Statusbit J18/J19 = Flag C0 invertiert: Stellung 2-4.
- Statusbit J18/J19 = Flag C1 invertiert: Stellung 3-5.
- Statusbit J18/J19 = Flag C2 invertiert: Stellung 4-6.

Zum Abfragen müssen die Flags C0-C3 durch Einschreiben folgender Befehle ins Kommando-Register manipuliert werden:

00h:	CC0	Lösche Flag C0
01h:	SC0	Setze Flag C0.
02h:	CC1	Lösche Flag C1
03h:	SC1	Setze Flag C1.
04h:	CC2	Lösche Flag C2
05h:	SC2	Setze Flag C2.

Vom PROF-180X-Monitor wird den Jumpern J18/J19 die Bedeutung 'Startverhalten und Baudrate' zugeordnet. Normalerweise werden alle diese Parameter über die Tastatur eingestellt (U-Befehl) und im akkugepufferten CMOS-RAM (s.u.) abgespeichert. Solange das CMOS-RAM noch unprogrammiert ist, kann der Bildschirm/Tastatur-Kanal ("Konsole"), das Verhalten bei Einschalten oder Reset und die Default-Baudrate der Duplex-Schnittstelle 0 durch diese Jumper vorgewählt werden:

J18	Offen:	Einsprung in Monitor; Konsole = GRIP-Grafikkarte
	1-3:	Einsprung in Monitor; Konsole = Terminal via Duplex 0
	2-4:	Einsprung in Monitor; Konsole = GRADE-X Grafikkarte
	3-5:	Einsprung in Monitor; Konsole = USER-Schnittstelle
	3-6:	Auto-Boot (CP/M); Konsole wird vom BIOS zugewiesen
J19	Offen:	Duplex-0-Baudrate = 19200 Baud (4.608 MHz: 9600 Bd)
	1-3:	Duplex-0-Baudrate = 9600 Baud
	2-4:	Duplex-0-Baudrate = 2400 Baud
	3-5:	Duplex-0-Baudrate = 1200 Baud
	4-6:	Duplex-0-Baudrate = 300 Baud

Das Default-Datenformat für beide Duplex-Schnittstellen beträgt 1 Startbit, 8 Datenbits, 1 Stoppbit, kein Paritätsbit. Die Duplex-1-Schnittstelle ist auf 1200 Baud voreingestellt.

--- Uhr, CMOS-RAM, Akku, LED ---

Der Uhrenbaustein vom Typ MK3835 (240) enthält Zähler und Register für Sekunden, Minuten, Stunden, Wochentag und Datum; Schaltjahre werden automatisch berücksichtigt. Das Betriebssystem CP/M 3.0 benötigt Uhrzeit und Datum, um für jeden Datensatz den Zeitpunkt der letzten Änderung im Inhaltsverzeichnis (Directory) einzutragen. Die Datenein- und -ausgabe der Uhr erfolgt seriell

Über ein internes Schieberegister. Die Taktfrequenz läßt sich über den Trimmkondensator (TC1) auf minimale Zeitabweichung einstellen.

Die Uhr enthält zusätzlich noch 24 Byte CMOS-RAM, auf das von der CPU beliebig zugegriffen werden kann. Dieses RAM wird zur Abspeicherung von Set-Up-Parametern wie Schnittstellenkonfiguration, Floppy-Timing usw. verwendet; der U-Befehl des Monitors (siehe Kapitel III) ist dafür vorgesehen.

Die Zugriffs-Freigabe auf die Uhr erfolgt über ein Flag (RTC), das gleichzeitig die Leuchtdiode (LED) einschaltet. Am Ausgang SK des Uhrenchips können Frequenzen von 2, 1, 0.5 MHz oder 2000 Hz abgegriffen werden. Normalerweise ist die Frequenz auf 2000 Hz eingestellt, da dabei der Stromverbrauch der Uhr minimal ist. Beim Zugriff auf die Uhr wird das Flag C1 als Taktleitung, C0 als serielle Datenleitung benutzt. Das Statusbit ID0 dient der Abfrage des seriellen Uhrenaussgangs (invertiert).

Die für der Uhr zugeordneten Befehle ans Kommandoregister sind:

0Ah:	CRIC	Schalte LED aus; Uhr-Datenübertragung aus.
0Bh:	SRIC	Schalte LED ein; Uhr-Datenübertragung ein (/CE).
00h:	CC0	Lege '0' an Dateneingang der Uhr.
01h:	SC0	Lege '1' an Dateneingang der Uhr.
02h:	CC1	Uhren-Taktleitung auf LOW.
03h:	SC1	Uhren-Taktleitung auf HIGH.

Da der Uhrenbaustein nur etwa 100-200 Microampere an Strom verbraucht, kann er an einem Nickel-Cadmium-Akku (B1,3.6 Volt) auch nach Abschalten des Systems weiterlaufen. Der Akku reicht für ca. 2 Wochen und wird über D2 und R18 im Betriebszustand automatisch nachgeladen. Er liegt gleichzeitig an der UBAT-Leitung des ECB-Bus. Über diese Leitung kann parallel dazu ein größerer Akku angeschlossen werden; drei NC-Mignon-Zellen versorgen Uhr und RAM für etwa vier Monate.

Achtung: Der interne Akku kann bei Tiefentladung beschädigt werden! Deshalb sollte PROF-180X in abgeschaltetem Zustand nie länger als zwei Wochen ohne externe Akku-Pufferung bleiben. Bei längerer Lagerung ist der Uhrenbaustein Z40 aus dem Sockel zu nehmen.

Genauere Angaben zur Uhr finden Sie in:
 MOSTEK/Thomson SC, MK3835 Data manual

--- Timer ---

PROF-180X verfügt über zwei CPU-interne 16-Bit-Timer für Zeitmeßaufgaben. Sie zählen abwärts mit 1/20 des CPU-Takts. Der Zugriff erfolgt über zwei 16-Bit-Register, das eigentliche Zählerregister sowie ein 'Reload'-Register, mit dessen Wert der Zähler bei Erreichen der Nullstellung wiedergeladen wird. Bei Zählerstand 0 kann ein Interrupt ausgelöst werden.

Timer 1 hat einen externen Ausgang, der sich einen CPU-Anschluß mit einer Adressleitung (A18) teilt. Wird A18 nicht benötigt, was beim Bestückung mit 128 KByte der Fall ist, kann der Timerausgang für irgendwelche Spezialzwecke eingesetzt werden. Er springt auf HIGH, LOW oder wechselt seinen Zustand, wenn Zählerstand 0 erreicht ist. Dies läßt sich über ein Register auswählen:

Port 10h: ICR (Timer-Steuerregister, R/W).

! TIF1 !	TIFO !	TIE1 !	TIE0 !	IOC1-0 !	IDE1 !	IDEO !	(7-0)
! 0 !	! 0 !	! 0 !	! 0 !	! 00 !	! 0 !	! 0 !	(RES)

TIFO/1, TIE0/1 und TIE1/1 beziehen sich auf Timer 0 oder 1.
TIF: Timer-Interrupt-Flag (R/O). 1 = Timer-Nulldurchgang.

Wird bei Lesen aus ICR oder TMDRO/1 zurückgesetzt.

TIE: Timer-Interrupt einschalten mit 1, aus mit 0.

IOC1-0: 00: A18/TOUT ist Adressausgang A18 von der MMU.

01: A18/TOUT wechselt bei Nulldurchgang von Timer 1.

10: A18/TOUT auf LOW bei Nulldurchgang von Timer 1.

11: A18/TOUT auf HIGH bei Nulldurchgang von Timer 1.

IDE: Timer starten mit 1, stoppen mit 0.

Port 0Ch: TMDROL (Timer 0 Datenregister, Low-Byte).

Port 0Dh: TMDROH (Timer 0 Datenregister, High-Byte).

Port 0Eh: TMDROL (Timer 0 Laderegister, Low-Byte).

Port 0Fh: TMDROH (Timer 0 Laderegister, High-Byte).

Port 14h: TMDR1L (Timer 1 Datenregister, Low-Byte).

Port 15h: TMDR1H (Timer 1 Datenregister, High-Byte).

Port 16h: TMDR1L (Timer 1 Laderegister, Low-Byte).

Port 17h: TMDR1H (Timer 1 Laderegister, High-Byte).

Nach Erreichen des Nullzustands wird das Timer-Datenregister aus dem Laderegister neu geladen. Nach Reset steht FFFFh in den Laderegistern. Bei Lesen aus dem Datenregister muß immer das Low-Byte zuerst gelesen werden; beschreiben lassen sich die Datenregister nur im gestoppten Zustand.

--- ECB-Bus-Interface ---

Die bidirektionalen Puffer 27,8,12 und 13 vom Typ 74ALS245 liefern ausreichende Pegel (24 mA) auf den Daten-, Adress- und Steuerleitungen, so daß noch etwa 10-20 weitere Karten an den Bus angeschlossen werden können. Die Interrupt- und DMA-Prioritätsketten (Daisy chain) sind durchverbunden; die Priorität der Karteninternen Interrupt- und DMA-Kanäle wird von der CPU festgelegt (s.o.).

Der Adressbus ist um 4 Leitungen (A16-A19) erweitert, so daß externe RAM-Karten angesteuert werden können. Mit Karten vom Typ TURBO-RAM läßt sich der Speicher um maximal 4 Megabyte ausbauen.

Beim Anschluß von Karten anderer Hersteller ist zu beachten, daß die DMA-Prioritätskette, die -12V-Leitung und die höheren Adressleitungen A16-A19 manchmal auf anderen Stiften liegen: der ECB-Bus ist eine 'weiche' Norm. Im Anhang befindet sich eine Aufstellung üblicher Busbelegungen verschiedener Hersteller. Bei reinen I/O-Karten dürfte es aber keine Probleme geben.

Über einen Jumper (J3) kann gewählt werden, ob /LIR oder ST als /M1-Signal am ECB-Bus liegen sollen (s.o.).

J3 1-2: /LIR ist /M1
2-3: ST ist /M1

Der Handshake-Eingang (/DREQ0) von DMA-Kanal 0 (s.o.) kann über J2 einer externen, DMA-fähigen Karte auf dem ECB-Bus (/RDY-Leitung) zugeordnet werden. Zu beachten ist, daß der DREQ-Eingang mit dem Takteingang (CKA0) der V24-Konsolenschnittstelle (Duplex 0) identisch ist und beim Betreiben der Schnittstelle mit externem Takt nicht benutzt werden kann.

J2 1-2: /DREQ0 ist mit /RDY (ECB-Bus a26) verbunden.
2-3: /DREQ0 ist mit Centronics-/ACK verbunden (s.u.).
Offen: Externer Takt an CKA0, /DREQ0 wird nicht benutzt.

--- MASTER/SLAVE-Betrieb ---

PROF-180X läßt sich per Software in einen SLAVE-Modus schalten, in dem die Puffer hochohmig sind. In diesem Zustand kann der ECB-Bus an eine andere CPU (MASTER) übergeben werden, während PROF-180X als SLAVE getrennt vom Bus weiterläuft. In dieser Weise läßt sich ein Multiprozessorsystem aufbauen, wobei sich die einzelnen Prozessoren normalerweise im SLAVE-Zustand befinden.

Die Kommunikation zwischen den SLAVEs erfolgt über einen externen RAM-Bereich. Beim Zugriff des jeweiligen MASTERS auf dieses RAM wird die A19/MS-Leitung auf LOW gezogen. Ein Monoflop (25), das über den Jumper J4 von /MREQ-Impulsen auf dem Bus ständig nachgetriggert wird, kann einen Interrupt (INT2) auslösen, sobald sich der bisherige MASTER vom Bus weggeschaltet hat. Alternativ

läßt sich der Zustand des Monoflops über das FREE-Statusflag abfragen; das Statusflag B-E gibt bei entsprechender Jumperung von J11 über den Zustand der A19/MS-Leitung Auskunft. So weiß jeder SLAVE Bescheid, wann der Bus frei wird.

Die Zeitkonstante des Monoflops (Time-Out) läßt sich über den auswechselbaren (steckbaren) Widerstand R6 festlegen. Die Time-Out-Zeit berechnet sich nach $T \text{ (us)} = 45 \times R6 \text{ (kOhm)}$ bei $C2 = 100 \text{ nF}$.

R6 270 Ohm: MASTER/SLAVE-Betrieb (Time-Out = ca. 12 us).
 J4 1-2: Time-Out für CONINET (s.u.).
 2-3: Time-Out für MASTER/SLAVE-Betrieb.
 J11 1-2: B-E meldet Centronics-ERROR (s.u.).
 2-3: B-E meldet A19/MS-Buszustand.

/INT2: Ausgelöst, wenn Bus frei wird (FREE auf 0).
 Flag B-E: 1: A19/MS aktiv (LOW).
 0: A19/MS inaktiv (High-Z oder HIGH).
 Flag FREE: 1: Bus belegt (Time-Out nicht abgelaufen).
 0: Bus frei (Time-Out abgelaufen).

Die Priorität der SLAVES wird entweder von der Hardware - durch unterschiedliche Wahl der Zeitkonstanten - oder durch Software bestimmt: je niedriger die Priorität, desto länger muß der SLAVE nach der Frei-Meldung warten, bis er auf den Bus zugreifen darf. Auf diese Weise werden Buskollisionen durch gleichzeitiges Zugreifen zweier SLAVES vermieden. Zur präzisen Zeitmessung kann einer der beiden CPU-internen Timer (s.o.) eingesetzt werden.

Der MASTER/SLAVE-Betrieb ist vor allem für den Einsatz von 16/32-Bit-Subprozessoren (80286, 68000, 32032) auf dem ECB-Bus gedacht. Entsprechende Karten befinden sich in Entwicklung. Es kann aber auch ein Multiprozessorsystem nur aus PROF-180X-Karten aufgebaut werden. In diesem Fall müssen bei allen Karten - bis eventuell auf eine - die Jumper J5-9 geöffnet werden, um die Signale /BUSRQ, /BUSAK, /WAIT, /RFSH und CLOCK vom Bus zu trennen.

J5, J6, J7, J8, J9: Öffnen für Multi-PROF-Betrieb (vorverbunden).

Nach Reset ist der SLAVE-Modus eingeschaltet. Er läßt sich über die Systemflags MM0, MM1 abschalten (s.o.).

--- Centronics-Schnittstelle ---

Der 8-Bit-Port Z15 auf Adresse DBh bildet die Druckerschnittstelle nach Centronics-Norm; die Ausgangstreiber vertragen 20 mA. Der Port kann per DMA (Kanal 0), per Interrupt (INI1) oder per Polling (BUSY-Eingang) betrieben werden. Der DMA- oder Interruptbetrieb erlaubt den Aufbau eines Spooler-Bereichs im RAM.

Der Druckerzustand kann über die Statusflags BUSY und B-E (bei J11 in Stellung 1-2) abgefragt werden.

J11 1-2: B/E meldet ERROR (Centronics-Übertragungsfehler).
 2-3: B/E meldet A19/MS-Zustand (s.o.).

/INT1: Ausgelöst durch /ACK vom Drucker.

Flag **BUSY**: 0: Drucker beschäftigt.
 1: Drucker zum Datenempfang bereit.

Flag **B-E**: 0: /ERROR-Signal inaktiv.
 1: /ERROR-Signal aktiv (Fehler aufgetreten).

Das /STROBE-Signal der Schnittstelle geht beim Einschreiben in den Centronics-Port auf LOW und springt automatisch beim nächsten Speicherzyklus zurück auf HIGH. Im 'worst case' (bei 9.216 MHz-Takt und DMA-Übertragung) beträgt die LOW-Zeitspanne minimal 0.2 Mikrosekunden. Dies wird von den meisten Druckern problemlos akzeptiert, entspricht aber nicht mehr den Centronics-Spezifikationen: Dort sind minimal 0.5 Mikrosekunden gefordert.

Wenn der Drucker bei hohen CPU-Taktfrequenzen nicht mitmacht, kann J13 umgesteckt werden. Dann springt /STROBE erst nach Ansprechen des Statusregisters auf HIGH zurück, so daß die LOW-Zeit per Software gewählt werden kann und in jedem Fall ausreicht. Nachteil: Da für jede Datenausgabe zwei I/O-Zugriffe notwendig sind, kann die Übertragung nicht mehr per DMA erfolgen.

J13 1-2: /STROBE-Rückflanke automatisch.
 2-3: /STROBE-Rückflanke nach STATUS-Zugriff.

Der Handshake-Eingang (/DREQ0) von DMA-Kanal 0 kann über J2 entweder der Centronics-Schnittstelle (/ACK-Quittungssignal) oder dem ECB-Bus (/RDY-Leitung) zugeordnet werden (s.o.) Zu beachten ist, daß der DREQ-Eingang mit dem Takteingang (CKA0) der V24-Konsolenschnittstelle identisch ist und beim Betreiben der Schnittstelle mit externem Takt nicht benutzt werden kann.

J2 1-2: /DREQ0 ist mit ECB-Bus-/RDY verbunden.
 2-3: /DREQ0 ist mit Centronics-/ACK verbunden.
 Offen: Externer Takt an CKA0, /DREQ0 wird nicht benutzt.

Das folgende kleine Beispiel-Programm gibt ein Byte von Register C an die Centronics-Schnittstelle aus; da der Polling-Betrieb benutzt wird, ist der Zustand der Jumper J2, J11, J13 egal:

```
L1:  XOR  A          ;A AUF 00H FÜR I/O-PAGE 0
      IN   A,(0D9H) ;LIES STATUSPORT
      BIT  0,A      ;BUSY-FLAG GESETZT?
      JR   Z,L1    ;WENN NOCH BUSY, NEU ABFRAGEN
      LD   A,C      ;AUSZUGEBENDES BYTE STEHT IN REGISTER C
      OUT  (0DBH),A ;AUSGABE AN CENTRONICS-PORT, /STROBE AUF LOW
      IN   A,(0D9H) ;SETZT /STROBE AUF HIGH ZURÜCK, FALLS J13 AUF 2-3
```

--- Duplex-Schnittstellen ---

Zwei Vollduplex-Schnittstellen mit Handshake sind in der CPU implementiert: die Hauptschnittstelle (Duplex 0) für das Terminal und die Netzwerksschnittstelle (Duplex 1). Die Baudraten sind programmierbar (bis 38400 Baud, je nach Taktfrequenz), lassen sich aber auch extern zuführen. Auch das Datenformat kann per Software eingestellt werden. Die Treiber- und Empfängerbausteine Z3 und Z4 sorgen für die Pegelanpassung (V24- bzw. RS232-Norm).

Beide Schnittstellen sind mit Handshake-Steuerleitungen versehen (RTS und CTS). Das RTS-Signal ist eine Aufforderung zur Datenübertragung an das Terminal (Request-To-Send). Sobald diese Leitung den +12-Volt-Pegel annimmt, ist PROF-180X zum Empfang der seriellen Daten bereit.

CTS (Clear-To-Send) entspricht RTS in umgekehrter Richtung; über dieses Signal wird die Karte vom angeschlossenen Peripheriegerät (Terminal oder Drucker) zum Senden aufgefordert. Beim Betrieb ohne Handshake muß die CTS-Leitung mit der +12-Volt-Spannung verbunden werden.

Die zusätzliche Modem-Steuerleitung /DCD der Duplex-0-Schnittstelle hat TTL-Pegel; wenn sie für Modembetrieb benutzt werden soll, ist ein Buffer/Inverter vom Typ 1489 oder 75189 vorzuschalten. Sie ist normalerweise über einen Jumper (J21) mit GND verbunden.

J21 Offen: DCD-Handshake aktiv (Buffer vorschalten!).
Gebrückt: Kein DCD-Handshake (vorverbunden).

Die Duplex-1-Schnittstelle liefert normalerweise kein RTS-Handshake-Signal. Ist dieses Signal unbedingt erforderlich, so kann es via J1 über das PEPS-Steuerflag generiert werden. Dazu wird allerdings der Treiberbaustein der CSI/O-Schnittstelle (s.u.) verwendet, so daß ein V24-Sendebetrieb dieser Schnittstelle dann nicht mehr möglich ist. Das Signal liegt am Ausgang RTS/IX an.

J1 1-2: RTS/IX ist IX-Ausgang der CSI/O.
2-3: RTS/IX ist RTS-Ausgang für Duplex 1, gesteuert vom PEPS-Flag

In Stellung 2-3 wird der Handshake mit folgenden Kommandos gesteuert:

OCh: CPEPS: RTS auf +12V: Duplex 1 empfangsbereit.
ODh: SPEPS: RTS auf -12V: Duplex 1 nicht empfangsbereit.

Für Sonderzwecke haben die Schnittstellen einen Multiprozessor-Modus, in dem Daten ohne ein gesetztes 'Multiprozessor-Flag'

ignoriert werden (Näheres siehe HD64180-Manual). Damit kann über eine der Schnittstellen ein Netzwerk betrieben werden.

Wieder gibt es viele CPU-Register zum Betreiben der Schnittstellen:

Port 00h: CNTL A0 (Steuerregister A für Duplex 0, R/W).

MPE	RE	TE	RISO	MPR-EFR	WL	PE	SB	(7-0)
0	0	0	1	-	0	0	0	(RES)

Port 01h: CNTL A1 (Steuerregister A für Duplex 1, R/W).

MPE	RE	TE	CKA1	MPR-EFR	WL	PE	SB	(7-0)
0	0	0	1	-	0	0	0	(RES)

- MPE: Multiprozessormodus einschalten mit 1, aus mit 0.
- RE: Empfänger einschalten mit 1, aus mit 0.
- TE: Sender einschalten mit 1, aus mit 0.
- RISO: 0: RISO-Ausgang auf +12V (Duplex 0 empfangsbereit)
1: RISO-Ausgang auf -12V (nicht empfangsbereit)
- CKA1: 0: CKA1 ist Taktein/ausgang für Duplex 1.
1: CKA1 wird für DMA 0 als /TEND-Ausgang benutzt (s.o.).
- MPR-EFR: Lesen: Multiprozessor-Flag empfangen (falls MPE=1).
0 einschreiben: Fehler-Flags OVR, FE, PE zurücksetzen.
- WL: 0: 7 Datenbits, 1: 8 Datenbits.
- PE: 0: kein Paritätsbit, 1: ein Paritätsbit.
- SB: 0: 1 Startbit, 1 Stopbit; 1: 1 Startbit, 2 Stopbits.

Port 02h: CNTL B0 (Steuerregister B für Duplex-Schnittstelle 0).

Port 03h: CNTL B0 (Steuerregister B für Duplex-Schnittstelle 1).

MPT	MP	CIS-PS	PO	SS3-0	(7-0)
-	0	0	0	0111	(RES)

- MPT: Multiprozessor-Flag senden mit 1 (falls MPE=1).
- MP: 1: Multiprozessor-Datenformat ohne Paritätsbit.
0: Normales Datenformat.
- CIS-PS: Lesen: CIS-Eingang (invertiert).
0 einschreiben: Baudrate-Vorteiler = Takt/10 (für 3.072/6.144 MHz).
1 einschreiben: Baudrate-Vorteiler = Takt/30 (für 4.608/9.216 MHz).
- PO: Ungerade (1) oder gerade (0) Parität.

SS3-0	Baudrate bei 3.072 / 4.608 / 6.144 / 9.216 MHz CPU-Takt				
0000	19200	9600	38400	19200	Baud
0001	9600	4800	19200	9600	Baud
0010	4800	2400	9600	4800	Baud
0011	2400	1200	4800	2400	Baud
0100	1200	600	2400	1200	Baud
0101	600	300	1200	600	Baud
0110	300	150	600	300	Baud
0111	Extern: CKA-Eingang/160				Baud
1000	4800	2400	9600	4800	Baud
1001	2400	1200	4800	2400	Baud
1010	1200	600	2400	1200	Baud
1011	600	300	1200	600	Baud
1100	300	150	600	300	Baud
1101	150	75	300	150	Baud
1110	75	37.5	150	75	Baud
1111	Extern: CKA-Eingang/640				Baud

Port 04h: STAT0 (Statusregister für Duplex 0, R/W).

! RRF !	OVR !	PE !	FE !	RIE !	DCDO !	TRE !	TIE !	(7-0)
! 0 !	! 0 !	! 0 !	! 0 !	! 0 !	-	! 1 !	! 0 !	(RES)

Port 05h: STAT1 (Statusregister für Duplex 1, R/W).

! RRF !	OVR !	PE !	FE !	RIE !	CIS1E !	TRE !	TIE !	(7-0)
! 0 !	! 0 !	! 0 !	! 0 !	! 0 !	-	! 1 !	! 0 !	(RES)

- RRF: 1 = Empfänger-Datenregister voll (R/O).
- OVR: 1 = Überlauf-Fehler (R/O).
- PE: 1 = Paritätsfehler (R/O).
- FE: 1 = 'Frame'-Fehler (Stopbit nicht erkannt, R/O).
- RIE: Empfänger-Interrupt einschalten mit 1, aus mit 0 (R/W).
- DCDO: DCDO-Eingang (invertiert, R/O).
- CIS1E: 1: CTS/RX-Eingang ist CTS von Duplex 1.
0: CTS/RX-Eingang ist RX von CSI/O (s.u.).
- TRE: 1 = Sender-Datenregister leer (R/O).
- TIE: Sender-Interrupt einschalten mit 1, aus mit 0 (R/W).

Port 06h: IDRO (Sender-Datenregister für Duplex 0).

Port 07h: IDR1 (Sender-Datenregister für Duplex 1).

Port 08h: ISRO (Empfänger-Datenregister für Duplex 0).

Port 09h: ISR1 (Empfänger-Datenregister für Duplex 1).

Startverhalten der Schnittstellen: Normalerweise werden alle Parameter über die Tastatur eingestellt (U-Befehl) und im akku-gepufferten CMOS-RAM abgespeichert. Solange das RAM noch unprogrammiert ist, kann der Bildschirm/Tastatur-Kanal ("Konsole"), das Verhalten bei Einschalten der Spannung und die Default-Baudrate der U24-Hauptschnittstelle (Duplex-Schnittstelle 0)

durch zwei Jumper vorgewählt werden:

J18	Offen:	Einsprung in Monitor; Konsole = GRIP-Grafikkarte
	1-3:	Einsprung in Monitor; Konsole = Terminal via Duplex 0
	2-4:	Einsprung in Monitor; Konsole = GRADE-X Grafikkarte
	3-5:	Einsprung in Monitor; Konsole = USER-Schnittstelle
	3-6:	Auto-Boot (CP/M); Konsole wird vom BIOS zugewiesen
J19	Offen:	Duplex-0-Baudrate = 19200 Baud (4.608 MHz: 9600 Bd)
	1-3:	Duplex-0-Baudrate = 9600 Baud
	2-4:	Duplex-0-Baudrate = 2400 Baud
	3-5:	Duplex-0-Baudrate = 1200 Baud
	4-6:	Duplex-0-Baudrate = 300 Baud

Das von der Software voreingestellte Default-Datenformat für beide Duplex-Schnittstellen beträgt 1 Startbit, 8 Datenbits, 1 Stoppbit, kein Paritätsbit. Die Duplex-1-Schnittstelle ist auf 1200 Baud voreingestellt.

--- Netzwerk ---

Das Netzwerk (CONINET I) dient der Verbindung verschiedener Rechner zum Datenaustausch oder zu anderen Zwecken. Es wurde im Hinblick auf zwei Anforderungen entworfen:

- Einfacher Aufbau mit minimalen Kosten.
- Leicht nachzurüsten für bestehende Rechner, auch ohne ECB-Bus.

Im Prinzip benötigt ein Rechner für den CONINET-Anschluß nur zwei Komponenten: eine serielle Vollduplex-U24-Schnittstelle (Fast immer vorhanden) und einen nachtriggerbaren Timer oder ein Monoflop. Bei PROF-180X übernimmt das die Duplex-Schnittstelle 1 und das Monoflop 25, dessen Zustand über das FREE-Flag abgefragt werden kann. Außerdem kann nach Ablauf der Zeitkonstanten (Time-Out) ein Interrupt (INT2) ausgelöst werden.

/INT2: Ausgelöst, wenn Bus frei wird (FREE auf 0).

Flag FREE: 1: Bus belegt (Time-Out nicht abgelaufen).
0: Bus frei (Time-Out abgelaufen).

Sender und Empfänger der Schnittstelle sind über die steckbare Diode D1 verbunden; der Widerstand R4 legt den Pegel am Empfängerereingang auf logisch 0 (-12V). Die Empfängerereingänge aller Netzwerksrechner sind miteinander verbunden. Jedes ausgesendete Datenbyte wird also von allen Rechnern - auch vom Sender selbst - wieder empfangen.

Das Monoflop liegt hinter dem Schmitt-Trigger 24 am Empfängerereingang und wird bei jedem ausgesendeten Byte nachgetriggert. So kann, ähnlich wie beim MASTER/SLAVE-Modus, jederzeit der Zustand des Netzwerks - belegt oder frei - festgestellt werden. Wenn ein

Rechner eine Meldung loswerden will, wartet er auf das FREE-Signal bzw. auf den Interrupt vom Monoflop; dann kann gesendet werden.

Nun kann es natürlich passieren, daß mehrere Rechner gleichzeitig beginnen zu senden. Es erfolgt eine 'Kollision'. Die Datenbytes werden über die D1-Dioden oder-verknüpft, und die Meldung kommt verstümmelt an. Daher müssen die ersten gesendeten Bytes mit den empfangenen verglichen werden, um Kollisionen zu erkennen; ergibt sich ein Unterschied, wird das Senden abgebrochen, wieder auf das FREE-Signal gewartet, und das Spiel beginnt von neuem.

Um zu vermeiden, daß zwei Rechner immer zur gleichen Zeit zugreifen und sich so ewig blockieren, soll nach einer Kollision und der darauffolgenden FREE-Meldung noch eine zufallsabhängige Zeitspanne gewartet werden. Als Zufallszahlengenerator läßt sich das R-Register einsetzen. Das bekannte ETHERNET-Netzwerk basiert auf dem gleichen Prinzip.

Im Gegensatz zu ETHERNET beträgt die Übertragungsrate hier maximal 57600 Baud (eventuell mehr mit externer Baudrate). Um ein Textfile von 50 KByte zu übertragen, braucht man damit 10 Sekunden - etwa die gleiche Zeit wie ein Floppy-Laufwerk an einem normalen CP/M-Rechner (bei PROF-180X geht's etwas schneller, s.u.). Die Verbindung erfolgt am RXA-Anschluß je nach Leitungslänge und angestrebter Übertragungsrate über Koaxkabel oder einfachen verdrehten 'Klingeldraht'.

Wird das Netzwerk nicht benutzt, kann die Duplex-Schnittstelle 1 als normale V24-Schnittstelle verwendet werden. In diesem Fall ist die Diode D1 aus der Fassung zu ziehen.

D1 Gesteckt: Duplex 1 im CONINET-Betrieb.
Offen: Duplex 1 im V24-Betrieb.

Im CONINET-Betrieb muß außerdem die Time-Out-Erkennung der Netzwerkschnittstelle zugeordnet sein. Dafür sorgen J4 und der Widerstand R6, der in einer Fassung steckt und ausgewechselt werden kann.

J4 1-2: Time-Out für CONINET.
2-3: Time-Out für MASTER/SLAVE-Betrieb.

R6 47 kOhm: CONINET-Betrieb (Time-Out = ca. 2 ms).
Die Time-Out-Zeit berechnet sich nach $T (\mu s) = 45 \times R6 (kOhm)$.

--- Spezialschnittstelle CSI/O ---

Diese Schnittstelle läßt sich als dritte U24-Schnittstelle einsetzen, allerdings nur im Simplex- oder Halbduplexbetrieb. Sie besteht im wesentlichen aus einem CPU-internen 8-Bit-Schieberegister, das per I/O-Befehl gelesen und beschrieben werden kann. Der Takt läßt sich extern oder intern über einen programmierbaren Vorteiler zuführen. Über zwei Steuerbits wird das Senden oder Empfangen eines Bytes gestartet; nach 8 Schiebezyklen stoppt der Takt, ein END-Flag (EF) wird gesetzt, und ein Interrupt kann ausgelöst werden. Genaueres siehe HD64180-Handbuch.

Port OBh: IRDR (CSI/O Sender/Empfänger-Datenregister, R/W).

Port OAh: CNTR (Steuer/Status-Register für CSI/O, R/W).

! EF !	EIE !	RE !	TE !	- !	SS2-0 !	(7-0)
! 0 !	! 0 !	! 0 !	! 0 !	! 1 !	! 111 !	(RES)

EF: 1 = Sende/Empfangszyklus beendet (R/O).

FIE: Interrupt bei Sende/Empfangsende einschalten mit 1.

RE: Empfang einschalten mit 1, aus mit 0.

TE: Senden einschalten mit 1, aus mit 0.

SS2-0	Baudrate bei 3.072 / 4.608 / 6.144 / 9.216 MHz CPU-Takt.				
000	153600	230400	307200	460800	Baud
001	76800	115200	153600	230400	Baud
010	38400	57600	76800	115200	Baud
011	19200	28800	38400	57600	Baud
100	9600	14400	19200	28800	Baud
101	4800	7200	9600	14400	Baud
110	2400	3600	4800	7200	Baud
111	Externer Takteingang CKS				

Der serielle Eingang (RXS) ist sowohl U24- wie auch TTL-kompatibel. Eine mögliche Anwendung ist der Einsatz als IBM-Tastatur-Schnittstelle. Oder es kann eine einfache Hochgeschwindigkeits-Kommunikation zu einer zweiten HD64180-CPU oder zu einem Peripheriebaustein aufgebaut werden. Die maximale Baudrate liegt bei 450.000 Baud.

Im U24-Betrieb muß J1 in Stellung 1-2 stehen; das Datensignal liegt dann am Ausgang RIS/IX an.

J1 1-2: RIS/IX ist IX-Ausgang der CSI/O.

2-3: RIS/IX ist RIS-Ausgang für Duplex 1.

Auch der Dateneingang CTS/RX muß im U24-Betrieb über das STAT1-Register der CSI/O zugeordnet werden; er ist mit CTS der Duplex-Schnittstelle 1 gemultiplext:

Port 05h: STAT1 (Statusregister für Duplex 1, R/W).

!	RRF	!	OVR	!	PE	!	FE	!	RIE	!	CTS1E	!	IRE	!	IIE	!	(7-0)
!	0	!	0	!	0	!	0	!	0	!	-	!	1	!	0	!	(RES)

CTS1E: 1: CTS/RX-Eingang ist CTS von Duplex 1 (s.o.).
 0: CTS/RX-Eingang ist RX von CSI/O.

--- PEPS-Interface ---

PEPS ist ein programmierbarer EPROM-Simulator, mit dem sich Firmware für Einplatinenrechner entwickeln läßt. Er wird über 4 Leitungen mit dem Hostrechner verbunden; auf PROF-180X sind dafür die Flags PEPS, DATA, M0 und M1 vorgesehen. Der Anschluß erfolgt über den Stecker N8.

Das Steuern der Schnittstelle geschieht mit folgenden Kommandos:

0Ch:	CPEPS	PEPS-Takt auf LOW.
0Dh:	SPEPS	PEPS-Takt auf HIGH.
00h:	CC0	DATA auf LOW.
01h:	SC0	DATA auf HIGH.
02h:	CC1	M0 auf LOW.
03h:	SC1	M0 auf HIGH.
04h:	CC2	M1 auf LOW.
05h:	SC2	M1 auf HIGH.

Näheres über PEPS im PEPS-Handbuch von CONITEC
 oder in c't 5/85: J.Kanst/C.Lotter, 'Weiche' Firmware
 oder in c't 7/85: A.Falkenberg, Apple mit PEP(S)
 oder in c't 2/86: U.Winkler, Schneider mit PEPS

---- Floppy-Controller ----

Die für den späteren Betrieb, die Geschwindigkeit und Datensicherheit wichtigste Peripherieeinheit ist natürlich der Floppy-Controller. Hier sollte man die wenigsten Kompromisse eingehen. Der Aufwand lohnt sich aber: PROF-180X kann praktisch alle Laufwerktypen - von 3 bis 8-Zoll, ein- oder zweiseitig - ansteuern, und dies sowohl in einfacher wie auch in doppelter Schreibdichte.

Es wurde - mit kleinen Änderungen - die vom PROF-80 her bewährte Controllerschaltung übernommen; bei den Änderungen haben wir die Wünsche und Erfahrungen unserer Kunden aus drei Jahren PROF-80-Betrieb ausgewertet. Als Floppy-Controller (Z36) wird der Baustein uPD765 von NEC benutzt. Er ist von der Softwareseite her komfortabler zu bedienen als andere Controllertypen und bietet einige zusätzliche Vorteile, wie DMA-Betrieb, programmierbares

Timing, Erkennen von Diskettenwechsel, automatisches Formatieren, direkten Sektorvergleich und gleichzeitiges Kopfpositionieren auf verschiedenen Laufwerken.

Über drei Ports wird der Controller angesprochen:

Port DAh: DACK (Floppy-Datenport im DMA-Betrieb, R/W).

Port DDh: FDCD (Daten-, Kommando- und Statusport des uPD765, R/W).

Port DCh: FDCST (Statusregister des uPD765, R/O).

! RQM ! DIO ! EXM ! CB ! FDB3 ! FDB2 ! FDB1 ! FDB0 ! (7-0)

- FDB0-3: Status der Floppy-Laufwerke 0-3.
 0: Laufwerk frei für Lesen/Schreiben.
 1: Laufwerk positioniert gerade.
- CB: Status des Floppy-Controllers.
 1: Lesen/Schreiben von/auf Diskette
 0: Bereit für neue Befehle
- EXM: Befehlsphase des Floppy-Controllers.
 1: Ausführungsphase
 0: Ergebnis- oder Kommandophase
- DIO: Daten-Transferrichtung des Floppy-Controllers.
 1: zur CPU (Lesedaten oder Status)
 0: zum Controller (Schreibdaten oder Kommando)
- RQM: Handshake-Bit zur Floppy-Datenübertragung.
 1: bereit zum Transfer.
 0: nicht bereit, warten.

Näheres über die Bedienung des Floppy-Controllers steht in der uPD765 PRODUCT DESCRIPTION (NEC).

--- Datenseparation ---

Der uPD765 benötigt einen Zusatzbaustein für Datenseparation und Schreib-Vorkompensation: den 9229B (Z38). Bei diesem IC handelt es sich um einen hochintegrierten Baustein zur Takterzeugung, Datenerkennung und Schreibkompensation für Floppy-Laufwerke. Er enthält unter anderem eine digitale PLL (Phase Locked Loop) zur Takt-Daten-Trennung. Diese Schaltung sorgt für hohe Datensicherheit, ohne daß irgend etwas abgeglichen oder eingestellt zu werden braucht.

Der in der üblichen Schaltung mit zwei Invertern (Z14) aufgebaute 16-MHz-Quarzoszillator versorgt den 9229 mit der notwendigen Taktfrequenz. Die Daten-Transfergeschwindigkeit (125 KBit/sec. für MINI-, 250 KBit/sec. für Maxi-Laufwerke) läßt sich über das MINI-Flag einstellen; bei doppelter Aufzeichnungsdichte (Double Density) verdoppelt sich die Geschwindigkeit. Notwendige Kommandos zum Einstellen des MINI-Flags via Steuerregister:

06h: MAXI Wähle Maxi-Datenformat.
 07h: MINI Wähle Mini-Datenformat.

Die Schreib-Vorkompensation dient dem zeitlichen Versetzen des Schreibimpulses. Das ist bei älteren Laufwerken und bei Double Density erforderlich, um eine physikalisch bedingte Verschiebung der magnetischen Flußwechsel auf der Diskette auszugleichen. Mit dem 9229 läßt sich die Versetzungszeit in 6 Stufen über drei der Steuerflags (C0-C2) per Software einstellen:

C0	C2	C1	Kompensation	Mini	Maxi
0	0	0	keine	keine	
0	0	1	125 ns	62.5 ns	
0	1	0	250 ns	125 ns	
0	1	1	375 ns	187.5 ns	
1	0	0	500 ns	250 ns	
1	0	1	500 ns	250 ns	
1	1	0	625 ns	312.5 ns	
1	1	1	625 ns	312.5 ns	

Die obige Tabelle gilt nur, wenn die Vierfach-Jumper J14 und J15 in Position 2-3 gesteckt sind. Alternativ ist eine Einstellung der Schreib-Vorkompensation über diese Jumper möglich, unabhängig von C2 und C1. Es gilt:

J14 2-3: Kompensation wie Tabelle.
 1-2: C1 ist irrelevant, Kompensation wie bei C1=0.
 offen: C1 ist irrelevant, Kompensation wie bei C1=1.
 J15 2-3: Kompensation wie Tabelle.
 1-2: C2 ist irrelevant, Kompensation wie bei C2=0.
 offen: C2 ist irrelevant, Kompensation wie bei C2=1.

"Offen" bezieht sich hier nur auf die Positionen 1-2 und 2-3. In Position 3-4 oder 4-5 können durchaus Jumper stecken (s.u.).

--- Motorsteuerung ---

Bei den modernen Gleichstrom-Floppylaufwerken kann i.a. zur Schonung von Magnetköpfen und Lagern der Motor abgestellt werden. Dazu ist das Monoflop 74HC123 (25) vorgesehen. Bei jedem Zugriff auf den Controller wird das Monoflop getriggert, und der Motor beginnt zu laufen. Etwa 10 Sekunden nach dem letzten Zugriff steht er dann wieder still. Diese Zeitspanne wird durch das RC-Glied R24-C8 bestimmt und kann, wenn gewünscht, durch Vergrößern von R8 entsprechend verlängert werden. Über ein Statusflag läßt sich abfragen, ob der Motor noch läuft.

Die Drehzahl des Laufwerkmotors kann mit Hilfe des Indeximpulses über ein Statusflag (IDX) gemessen werden. Immer wenn das Index-Loch auf der rotierenden Diskette eine Lichtschranke im Laufwerk passiert, springt dieses Statusbit kurzzeitig auf "0".

Damit kann der Rechner nicht nur feststellen, wann der Motor auf Touren gekommen ist, sondern auch den Laufwerkstyp erkennen (Maxi, Mini oder Micro). 8-Zoll-Disketten drehen sich generell mit 360 U/min, 5-Zoll- und 3-Zoll-Scheiben dagegen mit 300 U/min. Einige Microlaufwerke (z.B. SONY), deren Datenübertragung wie bei den Maxis mit doppelter Geschwindigkeit erfolgt, haben eine Umdrehungszahl von 600 U/min.

Flag IDX: Index-Eingang vom Floppy-Laufwerk. Kurzzeitig (für ca. 1 ms) auf 0, sobald das Index-Loch die Lichtschranke passiert.
 Flag MOT: Zustand des Floppy-Motors
 1: Motor steht
 0: Motor läuft

Die Nachlaufzeit des Floppy-Motors läßt sich durch Auswechseln von R24 verändern. Für die Zeit gilt: $T \text{ (sec.)} = 4.5 * R24 \text{ (M}\Omega\text{)}$. Voraussetzung: für C8 muß ein 10 μF -Kondensator bestückt sein.

R24 1 M Ω : Motor-Nachlaufzeit ca. 5 Sekunden.

--- Anschluß der Laufwerke ---

Da nicht jedes Laufwerk über eine /READY-Leitung verfügt, kann dieses Signal bei Mini-Floppys wahlweise auch intern erzeugt werden. Der Puffer 235 liefert die meisten Steuersignale, auch solche, die nicht unbedingt nötig sind, aber Betriebssicherheit oder Zugriffsgeschwindigkeit erhöhen können. /LOWCUR z.B. verringert den Schreibstrom auf den inneren Spuren, /DCHG meldet einen Diskettenwechsel. Da der Controller ständig - auch im Ruhezustand - die /READY-Leitung abfragt, läßt sich ein Diskettenwechsel auch ohne diese Signal erkennen. Dieses Feature wird von der Software allerdings nicht benutzt, sonst würde auch beim Motor-Abschalten ein Diskettenwechsel erkannt werden. Das ständige Abfragen macht sich bei den Laufwerken durch ein leichtes Glimmen der Leuchtanzeige bemerkbar.

Zum Anschluß der Laufwerke gibt es zwei Steckerleisten. N3 ist für Mini- und Microfloppies, N4 für 8-Zoll-Maxifloppies vorgesehen. Beide Typen dürfen gleichzeitig angeschlossen werden. Da Minifloppy-Stecker nicht immer einheitlich sind, lassen sich einige Leitungen mit den Jumpers J16 und J17 unterschiedlich konfigurieren.

Grundsätzlich können fast alle gängigen Diskettenlaufwerke vom PROF-180X angesteuert werden. Um jedoch ganz sicher zu sein, daß ein Drive an den PROF-180X angeschlossen werden kann, ist hier eine Liste aller notwendigen Signale vom und zum Laufwerk angegeben.

Signale, die unbedingt erforderlich sind:

/DIR Spurwechsel-Richtung
 /STEP Wechsel auf nächste Spur
 /WR DATA Schreibdaten
 /WR GATE Schreibstrom einschalten

 /INDEX Indexloch-Impuls
 /TRACK 0 Kopf auf Spur 0
 /RD DATA Lesedaten

Signale, die PROF-180X zusätzlich liefert:

/DSO-3 Auswahl eines Laufwerks (nur bei mehreren Laufwerken)
 /HOLD Kopf laden (nur für Laufwerke mit elektrischem Headload).
 /MOTOR ON Motor ein (nur für Mini-Laufwerke mit Motorsteuerung).
 /MOTOR OFF Motor aus (nur für Maxi-Laufwerke mit Motorsteuerung).
 /SIDE Kopfauswahl (nur für zweiseitige Laufwerke).
 /MINI Mini/Maxi-Umschaltung (nur für umschaltbare Laufwerke).

Die folgenden Signale werden vom PROF-180X zwar nicht unbedingt benötigt, sie erhöhen aber die Zugriffszeit (beim Ready-Signal), die Sicherheit oder den Komfort beim Benutzen des Computers.

/READY Laufwerk bereit. Bei einigen Mini-Laufwerken gibt es dieses Signal nicht. PROF-180X simuliert in diesem Fall die Ready-Leitung mit dem MINI-Flag (siehe U-Befehl; J16 2-3 setzen!). Auch ist für dieses Signal die Steckerbelegung nicht immer einheitlich; mit J16 und J17 kann die Leitung am Stecker gewählt werden.

/WR PRT Schreibschutz; Disketten, die mit einem Schreibschutz versehen sind, können nicht beschrieben werden.

/TWO SIDED Wird nur von 8" Laufwerken geliefert und zeigt an, daß eine zweiseitig beschreibbare Diskette im Laufwerk ist. Dieses Signal wird nicht unbedingt benötigt, da auch ohne Two-Side-Signal die Rückseite der Diskette benutzt werden kann (natürlich nur, wenn das Laufwerk zwei Köpfe besitzt). Bei 5.25"-Laufwerken wird das Signal von der Software für die Unterscheidung zwischen 40- und 80-Spur-Laufwerken benutzt.

/DCHG Diskette wurde gewechselt. Kann von der Software (CP/M 3.0) ausgewertet werden.

/LOW CUR Schreibstrom auf den inneren Spure niedrigschalten. Wird bei den meisten modernen Drives nicht mehr benötigt.

Über Jumper J16 und J17 wird die Belegung der Leitungen 2 und 34 des Minifloppy-Steckers gewählt; außerdem läßt sich mit J16 einstellen, ob das Laufwerk /READY liefert oder nicht:

- J16 2-3: Leitung 2 ist das Mini/Maxi-Umschaltsignal (/MINI) für 8"-kompatible 5.25"-Laufwerke (vorverbunden).
 1-2: Leitung 2 ist /READY.
 1-2-3: 5.25"-Laufwerk liefert kein READY-Signal. Leitung 2 ist /MINI, READY wird vom PROF-180X intern generiert.
- J17 1-2: Leitung 34 ist /READY.
 2-3: Leitung 34 ist /DCHG.

--- Laufwerk-Jumperung ---

Im allgemeinen kann die fabrikmäßige Voreinstellung der Jumper im Laufwerk belassen werden. Beim Anschluß mehrerer Floppies sind die Drive-Select-Jumper entsprechend den Laufwerksnummern einzustellen, die Pull-up-Widerstandspacks müssen bis auf eins entfernt werden. Moderne Micro-Laufwerke haben i.a. hochohmige Pull-up-packs, die bleiben können. Näheres steht in dem betreffenden Laufwerk-Manual, das vor der Inbetriebnahme unbedingt gründlich konsultiert werden sollte.

Eine Eigenheit des 765-Controllers muß besonders berücksichtigt werden: Das ständige Abfragen ('Polling') des Zustands aller vier Laufwerke, das sich durch leichtes Glimmen der Leuchtanzeige bemerkbar macht (Laufwerk D wird länger abgefragt und glimmt deutlich heller als die anderen). Dies kann bei ungünstiger Jumper-Einstellung zu zwei Problemen führen, nämlich zu 'vergesenen' Step-Impulsen und zu Kopfklappern. Die Probleme lassen sich aber durch richtiges Jumpern kurieren.

Da auch beim Seek-Vorgang die anderen Laufwerke mit abgefragt werden, ist die Drive-Select-Leitung des 'steppenden' Laufwerks nur für die Zeit des Step-Impulses mit Sicherheit aktiv. Dies kann dazu führen, daß bei einigen Laufwerken der Stepper-Motor nicht lange genug Strom erhält und Step-Impulse 'vergißt'. Insbesondere die Siemens-8"-Drives sind dafür bekannt. Abhilfe: per Jumper die Stepper-Power entweder von Motor-On ableiten oder ständig aktivieren.

Wenn der Head-Load durch Drive-Select ausgelöst wird, kommt es bei einigen Laufwerken zu dem berüchtigten '765-Kopfklappern'. In solchen Fällen sollte der Kopf durch die Head-Load-Leitung (radial head load) oder besser durch Motor-On geladen werden. Das vertreibt in fast allen Fällen den Klappergeist.

Wir hatten bis jetzt nur ein einziges Laufwerk in den Händen, bei dem auch diese Maßnahmen nicht funktionierten, ein altes Philips-Minidrive (Baujahr 78, noch mit 50poligem Stecker). In

solchen extrem hartnäckigen Fällen hilft eine Radikalkur. Die Drive-Select-Signale werden nicht mehr vom Controller, sondern über zwei Steuerflags - C1 und C2 - geschaltet, und damit ist der Spuk beendet. Die Jumper J14 und J15 müssen dazu umgesteckt werden. Nachteil der Methode: die Schreib-Vorkompensation läßt sich dann nur noch per Jumper umschalten (s.o.), und beim Ansteuern des PEPS oder der Uhr flackern die Drive-Leuchtanzeigen.

J14+J15 4-5: Drive-Select vom Controller (Normalstellung).
 3-4: Drive-Select über C2-1: 00 = Drive 0
 (2-3 offen!) 01 = Drive 1
 10 = Drive 2
 11 = Drive 3

--- Diskettenformate ---

PROF-180X kann theoretisch bis zu 32 Formate pro Laufwerk - also insgesamt 128 Formate - automatisch erkennen und verarbeiten. Dazu befindet sich im BIOS eine Liste von zulässigen Formaten, die leicht verändert oder erweitert werden kann. PROF unterscheidet zwischen den Formaten anhand erkennbarer Merkmale, wie Drive-Nummer (2 Bit), Aufzeichnungsformat (1 Bit: Mini oder Maxi), Schreibdichte (1 Bit: Single oder Double Density), Sektorgröße (2 Bit) und Two-Sided-Signal (1 Bit). Aus den 7 auswertbaren Informationsbits ergeben sich die 128 zugehörigen Formate.

Beim Austausch von Disketten zwischen verschiedenen CP/M-Systemen kann es Schwierigkeiten mit unterschiedlichen Controllertypen geben. Nach unseren Erfahrungen sind auf PROF-180X (d.h. mit dem Controller 765) formatierte Disketten überall lesbar, während die mit den WD179x- bzw. 279x-Typen formatierten Disketten manchmal nur auf dem gleichen System wieder eingelesen werden können.

Das passiert offenbar immer dann, wenn der erste Sektor einer Spur von den 179x/279x-Formatierprogrammen zu nahe am Indexloch angelegt wird. Darum sollten Disketten zum Datenaustausch immer, wenn möglich, mit dem 765 formatiert sein. Beschrieben und gelesen werden können sie dann von beiden Controllern. Voraussetzung ist natürlich, das das Diskettenformat eines von den 128 erkennbaren ist! Das 8"-Standardformat (128 Bytes/Sektor, Single Sided, Single Density) läßt sich nach unseren Erfahrungen überall einlesen, unabhängig vom Controllertyp.

--- INDEX zu Kapitel II ---

- 0-9 -	
20 MHZ	2
27128	6
27256	6
27512	7
765	28, 35
8"-STANDARDFORMAT	35
9229	30
- A -	
A18	16, 17
A19	7
A19/MS	9, 18, 20
ACK	12, 18
ADRESSBUS	17
ADRESSLEITUNGEN	7
AKKU	15
AUSTAUSCH VON DISKETTEN	35
AUTO-BOOT	15
- B -	
B-E	5, 18, 19, 20
BANK	7
BAUDRATE	14, 23, 27
BBR	8
BCROH	11
BCROL	11
BCR1H	11
BCR1L	11
BEFEHLE	1, 3
BIOS	15, 35
BOOTSTRAP-LADER	6
BURST	9, 10
BUSTREIBER	9
BUSY	5, 19, 20
- C -	
CO	5, 15, 28, 30
C1	5, 15, 28, 30, 34
C2	5, 28, 30, 34
CBAR	8
CBR	8
CENTRONICS	5, 12, 19
CKAO	12, 18
CKA1	12
CMOS-RAM	14, 15
CNTLAD	22
CNTLA1	12, 22
CNTLBO	23
CNTR	26
COMMON	7
CONINET	26
CP/M	1, 6, 7, 15, 35
CPU	1

CPU-TAKT	2
CSI/O	13, 21, 26
CTS	21
CTS/RX	27
CTS1E	27
CYCLE STEAL	9

- D -	
DACK	29
DAISY CHAIN	17
DAROB	10
DAROH	10
DAROL	10
DAR1H	11
DAR1L	11
DATA	28
DATENAUSTAUSCH	35
DATENSEPARATION	29
DCD	21
DCHG	31, 33
DCNTL	4, 11
DEKODIERUNG	4
DIR	32
DISKETTENWECHSEL	31
DMA	9, 12, 13, 22
DMA-KANAL	10, 11
DMOD	10
DOUBLE DENSITY	30
DREQO	12, 18
DRIVE-SELECT	34
DRUCKER	19
DSTAT	11
DUPLEX	11, 12, 13, 18, 21

- E -	
ECB-BUS	3, 17
EIGENHEIT DES 765	34
EIN/AUSGABE	1
EPROM	6
ETHERNET	26
EXTAL	2

- F -	
FDCD	29
FDCST	29
FLAGREGISTER	5, 9
FLAGS	4
FLOPPY-CONTROLLER	10, 28
FLOPPY-MOTOR	31
FLR	5
FORMATE	35
FREE	5, 18, 25

- G -	
GLIMMEN	32, 34

- H -		
HANDSHAKE	21,22	
HDS4180	1,3	
HOLD	32	
HEAD-LOAD	34	

- I -		
I/O-PAGE	1,2,6	
ICR	2	
IDX	5,31	
IL	13	
INDEX	31,32	
INDEXLOCK	35	
INT1	13,20	
INT2	13,18,19,25	
INTERRUPT-QUITTUNG	3,4	
INTERRUPT-VEKTOR	13	
INTERRUPTS	12	
ITC	13	

- J -		
J1	21,27	
J10	7	
J11	18,19,20	
J12	5	
J13	20	
J14	30,34	
J15	30,34	
J16	32,33	
J17	33	
J18	5,14,15,24	
J19	5,14,15,24	
J2	12,18	
J21	21	
J3	18	
J4	18,19,26	
J5	19	
J6	19	
J7	19	
J8	19	
J9	19	

- K -		
KOLLISION	25	
KOMMANDO	5	
KOMMANDO-REGISTER	14	
KONSOLE	14	
KOPFKLAPPERN	34	

- L -		
LAUFWERK-JUMPER	33	
LAUFWERKE	31,32	
LED	15	
LEUCHTANZEIGE	34	
LEUCHTDIODE	15	
LIR	3	
LOWCUR	31	
LÖTFELDER	6	

- M -		
MO	28	
M1	3,28	
MAR1B	11	
MAR1H	11	
MAR1L	11	
MASTER	18	
MASTER/SLAVE-BETRIEB	18,19	
MAXI	29,30,31,32	
MEMORY-MANAGEMENT-UNIT	9	
MICRO	31	
MINI	5,29,30,31,32,33	
MMO	5,6,7,9,19	
MM1	5,6,7,9,19	
MMU	5,7	
MODEM	21	
MONITOR	14	
MONITORPROGRAMM	6	
MONOFLOP	25	
MOT	5,31	
MOIOR	30,31,32	
MULTIPLIKATION	1	
MULTIPROZESSOR-FLAG	22,23	
MULTIPROZESSORSYSTEM	18	

- N -		
NETZWERK	22,24	
NMI	13	

- O -		
OP-CODE	2	

- P -		
PAL	5	
PCL-LEITUNG	3	
PEPS	5,21,22,28,34	
PLL	29	
POLLING	19,20,34	
PORT	1,2	
PRIORITÄT	12,17,19	
PULL-UP-WIDERSTAND	33	

- Q -		
QUARZOSZILLATOR	2,29	

- R -		
R-REGISTER	4,25	
R/O	1	
R/W	1	
R24	31	
R6	19,26	
RAM	7	
RAM-BANK	9	
RAS-PRECHARGE-TIME	3	
RCR	4	
RDY-LEITUNG	9,20	
READY	31,32,33	
REFRESH	4,7	
RESET	2,3,8,9,19	

RS232	21
RTC	5, 15
RTS	21
RTS/TX	22, 27

- S -

SAROB	10
SAROK	10
SAROL	10
SCHREIB-VORKOMPENSATION	29, 30, 34
SCHREIBSCHUTZ	33
SEEK	34
SEKTOR	35
SET-UP-JUMPER	14
SIDE	32
SK	15
SLAVE-MODUS	9, 18
SLEEP-BEFEHL	2
SOFTWARE-INTERRUPT	2
SPEICHERVERWALTUNG	7
SPOOLER	19
SPUK	34
SPUR	35
ST	3, 18
STARTVERHALTEN	14
STAT0	23
STAT1	23, 27
STATUSFLAG	5
STATUSREGISTER	5, 14, 20
STECKERLEISTEN	32
STEP	32, 34
STEUERFLAG	5
STEUERREGISTER	30
STEUERSIGNALE	3
STROBE	20
SUBPROZESSOREN	19
SYSTEMFLAGS	3

- T -

TCR	16
TDO	5, 15
TDRO	24
TDR1	24
TEND	12, 22
TENDO	12
TERMINAL END	12
TESTEN	1
TIME-OUT	18, 19, 25, 26
TIMER	7, 13, 16, 19
TIMING	3
TMDROK	17
TMDROL	17
TMDR1H	17
TMDR1L	17
TRACK	32
TRAP	2, 12
TRDR	26
TSRO	24
TSR1	24

TURBO-RAM	7, 17
TWO SIDED	33

- U -

U-BEFEHL	14, 15, 24, 32
UHR	5, 15

- V -

V24	21, 26
VEKTOR	13
VORVERBUNDEN	1

- W -

W/D	1
WAIT-ZYKLEN	4

- Z -

Z1	3
Z10	5, 7
Z15	19
Z16	6
Z2	3
Z3	21
Z37	5
Z39	5
Z4	21, 25
Z40	15, 16
Z41	3, 5
Z5	18, 25, 30
Z6	3
Z7	17
Z80	1, 3
ZWEISEITIG	33

```

*****
***
***          P R O F - 1 8 0 X   F i r m w a r e          ***
***
*****
    
```

Ein Computer ohne Software ist nicht einmal das Lötzinn auf der Platine wert, die nächsten Seiten beschäftigen sich deshalb mit der im Lieferumfang enthaltenen Firmware.

Wir haben darauf verzichtet, den Source-Code des EPROM's (Firmware) als Listing in diesem Handbuch abzudrucken. Dies hat folgende Gründe:

- Da wir laufend Anregungen und Verbesserungsvorschläge von Kunden erhalten (manchmal fällt uns auch selbst etwas ein), wird die Firmware ständig verbessert. Ein hier abgedrucktes Source-Listing würde deshalb sehr schnell nicht mehr mit Ihrer Versions-Nummer übereinstimmen.
- Falls Sie Veränderungen vornehmen wollen, nutzt Ihnen im allgemeinen ein Papierlisting wenig.
- Da wir notorische Papiersparerer sind, ist uns das (derzeit) ca. 100 Seiten lange Listing zum Abdrucken zu lang.

Aus diesen Gründen haben wir uns entschlossen, den Source-Code auf Diskette getrennt zu verkaufen (Preis: 69.- DM incl. MwSt, bitte bei Bestellung Format angeben). Sie haben somit die Möglichkeit, genau den Source-Code Ihrer EPROM-Version zu erwerben oder aber relativ preiswert an die neuste Version zu gelangen.

Die Firmware ist für den MAC-Assembler von Digital-Research geschrieben. Die Mnemonics für diesen Assembler sind zwar etwas gewöhnungsbedürftig (8080 Mnemonics mit Z80- und HD64180-Befehls-erweiterungen in Form von Macros), bieten jedoch den großen Vorteil, daß der Erwerb eines speziellen Assemblers wegfällt, da der MAC-Assembler zum Lieferumfang von CP/M plus gehört.

--- Welche Aufgaben hat die Firmware ? ---

Nach diesem diskettenverkauffördernden Prolog ein Überblick über die Aufgaben der Firmware. Das EPROM enthält:

- Einen Selbsttest der wichtigsten Baugruppen auf der PROF-180X-Karte (CPU, Speicher, Floppy-Controller und Uhr).
- Die Anfangsinitialisierung für Speicheraufteilung, WAIT-Zyklen, Refresh, Schnittstellen, Laufwerke usw.
- Den Bootstrap-Lader für CP/M.

- Eine Unterprogramm-Sammlung, die vom CP/M-BIOS und und speziellen PROF-180X-Programmen benutzt wird.
- Einen DDT/SID-ähnlichen Monitor für Tests der Hard- und Software incl. Floppyoperationen.
- Ein Konfigurierungs-Programm (U-Befehl des Monitors), mit dem die spezielle Hardwareumgebung des PROF-180X angepaßt werden kann. Die hier eingestellten Daten werden im RAM der akkugepufferten Uhr abgespeichert und bleiben auch nach Abschalten der Versorgungsspannung erhalten.
- Ein Disketten-Formatierprogramm für alle möglichen Formate.

--- Selbsttest ---

Nach Einschalten der Versorgungsspannung oder nach einem Reset wird die Programmkontrolle an die Firmware im EPROM übergeben. Die erste Aufgabe, die die Firmware übernimmt, ist ein Selbsttest der PROF-180X-Karte, dessen Ergebnisse soweit wie möglich auf dem Bildschirm dargestellt werden. Der Selbsttest sieht folgendermaßen aus:

- a) Als erstes werden die RAM's 227 bis 234 getestet. Wird hier ein Fehler festgestellt, dann wird eine Endlosschleife angesprungen, die die LED auf der PROF-180X-Karte zum Blinken bringt. Außerdem werden ständig Speicherzellen auf RAM-Block 0 (219 bis 226) und auf RAM-Block 1 (227 bis 234) angesprochen, was eine Fehlersuche erleichtert. Durch Herausziehen eines der IC's 227 bis 234 kann das Funktionieren des CPU- und EPROM-Teils getestet werden, da dann die LED blinken muß.
- b) Nachdem Test a erfolgreich verlief, wird der Inhalt des EPROM's in RAM-Block 0 kopiert, und das EPROM wird ausgeblendet. Der Rest der Firmware läuft im RAM weiter.
- c) Der nächste Test überprüft, ob PROF-180X mit 128K-Byte RAM oder mit 512K-Byte RAM bestückt ist.
- d) Als nächstes wird mit Hilfe der Uhr die Taktfrequenz des Prozessors gemessen. Da bei dieser Messung die LED aufleuchtet (Dauer etwa eine Sekunde, im Fehlerfall der Uhr bis 10 Sekunden) kann implizit das Funktionieren des RAM-Blocks 0 erkannt werden, denn die Firmware läuft dann ja schon im RAM. Bei diesem Test wird gleichzeitig erkannt, ob die Uhr in Ordnung ist. Ist dies der Fall, wird die Taktfrequenz gemessen. Die CPU muß die Taktfrequenz kennen, um die Baudraten der beiden U-24-Schnittstellen und verschiedene Verzögerungszeiten konstant zu halten. Die Firmware unterstützt folgende Taktfrequenzen: 4.608 MHz, 6.144 MHz, 9.216 MHz, 12.288 MHz, 18.432

MHz und 24.576 MHz. Zu beachten ist jedoch, daß von der Hardwareseite im Moment nur Taktfrequenzen bis 9,216 MHz garantiert werden können.

- e) Jetzt werden die drei Speicher-Wait-Zyklen, die beim EPROM-Betrieb noch notwendig waren, weggeschaltet; der Prozessor läuft jetzt mit der vollen Geschwindigkeit (bei externen I/O-Zugriffen werden jedoch weiterhin 4 Wait-Zyklen eingefügt, um den Betrieb auch mit langsamen ECB-Bus-Karten zu gewährleisten). Falls erforderlich, kann die Anzahl der WAIT-Zyklen später mit dem U-Befehl umkonfiguriert werden.
- f) War die Uhr ok, wird durch Überprüfen eines Flags und einer Prüfsumme getestet, ob die Konfigurierungsdaten (die sich ja im RAM der Uhr befinden) noch intakt sind und nicht etwa durch Defekt des Akkus zerstört wurden. Sind diese Daten in Ordnung, dann werden sie in die Systempage übernommen. Im Fehlerfall werden die Default-Werte eingetragen, und eine Fehlermeldung erscheint auf dem Bildschirm. Die Konfigurierung muß dann mit dem U-Befehl erneut vorgenommen werden.
- g) Als letztes wird getestet, ob der Floppy-Controller-Baustein ok ist. Ist dies nicht der Fall, dann erfolgt eine Fehlermeldung, und es wird zum Monitor gesprungen. Ist alles einwandfrei, erfolgt die Aufforderung, eine CP/M-Diskette in Laufwerk A zu legen und irgendeine Taste zu drücken, um das Betriebssystem zu laden, oder aber durch Drücken der Return-Taste den Monitor zu starten.

--- Initialisierung ---

Parallel zu dem Selbsttest wird eine Initialisierung der Hard- und Software vorgenommen. Die wichtigsten Daten dieser Initialisierung können mit dem U-Befehl leicht geändert werden. Weniger wichtige Initialisierungsdaten können im EPROM "gepatcht" werden (siehe Abschnitt: Ändern der Default-Werte). Folgende Initialisierungsdaten sind für die Monitor-Routinen erforderlich und lassen sich normalerweise nicht ändern:

- MMU Der physikalische Speicherbereich 00000h bis 0FFFFh wird auf den logischen Speicherbereich 0000h bis FFFFh abgebildet. MM1=0, MM0=1 (siehe Hardwarebeschreibung).
- I/O Der interne I/O-Bereich der HD64180-CPU (Schnittstellen, Timer usw.) liegt auf den Adressen 00h-3Fh in der I/O-Page 0. Falls eine externe I/O-Karte ebenfalls Adressen aus diesem Bereich belegt, kann dieser Bereich zeitweilig per Software undefiniert werden, muß aber vor Aufruf einer BIOS-Routine wieder in den alten Zustand gebracht werden.

--- Der Monitor ---

Nach dem Starten des Monitors erscheint die Meldung "Monitor" mit einem nachfolgenden Doppelpunkt als Bereitschaftszeichen auf dem Bildschirm. Der Computer wartet nun auf die Eingabe eines Monitor-Befehls.

Bevor diese Befehle im einzelnen beschrieben werden, soll erst einmal das grundsätzliche Verhalten des Monitors aufgezeigt werden:

Alle eingegebenen Kleinbuchstaben werden vom Monitor in Großbuchstaben umgewandelt (die einzigen Ausnahmen hiervon bilden die Register-Angabe beim X-Befehl und die Angabe der 2. Floppy-Seite beim C-Befehl).

Ein Befehl wird durch Tippen eines einzigen Buchstabens eingeleitet. Der Computer ergänzt dann diesen Buchstaben durch einen kurzen Text, der die Funktion des Befehls angibt. Je nachdem, um welchen Befehl es sich handelt, müssen nun noch einige Parameter eingegeben werden, um den Befehl mit den nötigen Daten zu versorgen. Nach der Ausführung des Monitor-Befehls kehrt der Computer wieder auf die Befehlseingabe-Ebene zurück. Eine Ausnahme bilden der B-Befehl, der CP/M zur Ausführung bringt, und der G-Befehl, der ein Anwender-Programm im Arbeitsspeicher ausführt.

Alle Zahlenwerte, die eingegeben werden, sind Hexadezimalzahlen (einzige Ausnahme bildet die Eingabe des Datums und der Uhrzeit). Es sind dabei immer nur die letzten vier (bei Byte-Werten die letzten zwei) Ziffern gültig; somit ist es möglich, falsch eingegebene Zahlen zu korrigieren. Gibt man weniger als vier Hexadezimalziffern ein, so werden diese durch führende Nullen ergänzt (die Eingabe von "7" entspricht "0007"). Alle Zeichen, die keine Hexadezimalziffern sind, werden ignoriert.

Die Ausgabe von Zahlenwerten erfolgt meist in hexadezimaler Darstellung, jedoch geben einige Befehle auch Werte in dezimaler Form aus, diese sind durch ein vorangestelltes #-Zeichen gekennzeichnet.

Bei der Beschreibung der Monitor-Befehle werden folgende Abkürzungen verwandt:

- sadr Angabe der Startadresse eines Speicherbereichs.
- eadr Angabe der Endadresse eines Speicherbereichs. Ist "eadr" kleiner "sadr", dann wird "eadr" gleich "sadr" gesetzt.
- dadr Angabe der Zieladresse eines Speicherbereiches.
- adr allgemeine Angabe einer Speicheradresse.
- padr Portadresse. Bei den I- und O-Befehlen wird die volle 16-Bit-Adresse (inkl. I/O-Page) als Portadresse ausgegeben.
- byte zweistellige Hexadezimalzahl.

snr Anzahl der Sektoren, die bei dem R- bzw. W-Befehl übertragen werden.

Wird versucht, über das Spurende hinauszulesen oder zu schreiben, dann wird zwar eine Fehlermeldung ausgegeben, die Übertragung bis zum letzten Sektor auf der Spur findet jedoch statt.

reg Buchstabe, der ein entsprechendes HD64180-Register kennzeichnet. Die Zweitregister werden mit kleinen Buchstaben gekennzeichnet; dies ist der einzige Fall, bei dem zwischen großen und kleinen Buchstaben unterschieden wird. Folgende Registerangaben sind erlaubt: A,B,C,D,E,F,H,L,M,P,S,a,b,c,d,e,f,h,l,m,X,Y,I,R.

Die einzelnen Register sind bei der Beschreibung des X-Befehls erläutert.

d Buchstabe für Laufwerkskennung. Es werden maximal vier Laufwerke mit den Bezeichnungen A,B,C,D für die Vorderseite und a,b,c,d für die Rückseite - letzteres nur bei der Eingabe im C-Befehl - unterschieden.

CR Return-Taste. Die meisten Befehle werden durch Drücken der Return-Taste abgeschlossen.

, Trennzeichen. Es kann sowohl ein Komma als auch ein Leerzeichen eingegeben werden. Das Trennzeichen dient zum Trennen von verschiedenen Eingabe-Parametern und zum Weiterschalten bei den Befehlen A,S und X.

() Eingabe-Parameter, die in Klammern stehen, können bei Bedarf weggelassen werden.

/// Von Eingabe-Parametern, die zwischen Schrägstrichen stehen, muß genau einer ausgewählt werden.

Jetzt folgt die Beschreibung der Befehle im einzelnen. Eingaben, die der Benutzer machen muß, sind unterstrichen!

Address for read (write) from (to) disk d

A-Befehl: Es werden das Laufwerk, die Spur, die Seite und der Sektor für einen nachfolgenden R- bzw. W-Befehl angezeigt. Spur, Seite und Sektor können durch Eingeben von neuen Werten neu gesetzt werden (Eingabe von neuen Werten wie beim X-Befehl).

Beim Einstellen der Diskettenseite kann zwischen physikalischer Seite (Head-Signal zum Laufwerk) und logischer Seite (Head-Bit im ID-Feld auf der Diskette) unterschieden werden. Es sind folgende Einstellungen erlaubt:

Head: 00 -> Head 0, Head-Bit 0
 01 -> Head 1, Head-Bit 1
 02 -> Head 0, Head-Bit 1
 03 -> Head 1, Head-Bit 0

Boot CP/M from drive /CR/n

Der B-Befehl lädt den ersten Sektor von Spur 0 des Boot-Laufwerks A in den Arbeitsspeicher und verzweigt dann auf das in Sektor 1 stehende Programm. Der Befehl dient im allgemeinen dazu, das CP/M Betriebssystem von der Diskette zu laden und auszuführen.

Beim Betrieb mit unterschiedlichen Drives ist es manchmal von Vorteil, wenn man von einem beliebigen Laufwerk hochbooten kann. Deshalb kann das Boot-Laufwerk mit dem Parameter n zeitweilig umdefiniert werden. Wird nur <CR> eingegeben, so erfolgt das Booten von dem mit dem U-Befehl (s.u.) definierten Laufwerk A. Bei Eingabe einer Zahl n (0..3) wird stattdessen das entsprechende physikalische Laufwerk Nummer n mit Drive A vertauscht und dann damit gebootet. Die folgende Tabelle verdeutlicht die neue Zuordnung:

n	Phys. Drive Nr.:	0	1	2	3
0	Logischer Drive:	A	B	C	D
1		B	A	C	D
2		C	B	A	D
3		D	B	C	A

Das eingestellte Laufwerk bleibt, im Gegensatz zum U-Befehl, nur bis zum nächsten Reset aktiv. Der B-Befehl (mit Parameter CR) wird automatisch ausgeführt, wenn nach dem Starten des Computers nicht mit RETURN in den Monitor gesprungen wird, sondern irgendeine andere Taste gedrückt wird.

Check drive d

Der C-Befehl hat zwei Funktionen: Er dient erstens dazu, das Format der Diskette im Laufwerk, das mit "d" spezifiziert wird, zu erkennen und zweitens ein Laufwerk für nachfolgende A-, R- oder W-Befehle einzuloggen. Nach Eingabe dieses Befehles werden die ID-Felder auf Spur 1 des angegebenen Laufwerks gelesen. Dabei wird folgendes festgestellt:

- 1.) Mini- oder Maxi-Format
- 2.) Pegel des Two-Sided-Signals
- 3.) Single- oder Double-Density
- 4.) Anzahl der Bytes pro Sektor
- 5.) Erster Sektor auf der Spur
- 6.) Letzter Sektor auf der Spur
- 7.) Head-ID-Byte des zuletzt gelesenen ID-Feldes
- 8.) Ready-Signal wie mit U-Befehl eingestellt

Die Bedeutung der Parameter dürfte klar sein, zum Pegel des Two-Sided-Signals ist jedoch noch eine Anmerkung zu machen: Dieses Signal wird nur von 8"-Laufwerken bereitgestellt; "low" bedeutet, daß sich im Laufwerk eine zweiseitige Diskette befindet, ist dieses Signal "high", dann enthält das Laufwerk eine einseitige Diskette.

5 1/4"- und 3 1/2"-Laufwerke stellen dieses Signal nicht zur Verfügung, wir haben es deshalb mißbraucht, um zwischen 40- und 80-Spur Laufwerken zu unterscheiden (die Unterscheidung ist allerdings erst unter CP/M wichtig). Wenn mit dem U-Befehl (s.u.) das 80-Track-Flag auf 'Y' gesetzt wurde, dann wird als Signalpegel "low" angegeben, auch wenn am Stecker überhaupt kein "low"-Signal anliegt.

Die Werte werden auf dem Bildschirm in hexadezimaler Form dargestellt. Werden Kleinbuchstaben ('a'-'d') angegeben, dann wird die Spur auf der Rückseite des entsprechenden Laufwerks ('a' ist Rückseite von A usw.) getestet. Statt auf Spur 1 kann das Format auch auf einer anderen Spur getestet werden; dazu ist die Track-Nummer mit dem 'S'-Befehl in Speicherzelle OFF42h einzutragen (siehe 'Systempage' im Anhang).

Display memory (sadr)(,eaddr) CR

Der Speicherbereich von "sadr" bis "eaddr" wird auf dem Bildschirm in hexadezimaler und ASCII-Darstellung ausgegeben. Wird "sadr" weggelassen, dann wird ab der zuletzt mit dem D-Befehl ausgegebenen Speicherzelle +1 ausgegeben. Wird ",eaddr" weggelassen, so wird bis "sadr"+256 ausgegeben.

Durch Drücken der <ESC>-Taste wird die Ausgabe abgebrochen, durch Drücken einer anderen Taste gestoppt und durch erneutes Drücken wieder gestartet.

EPR0M test

Der E-Befehl gibt einige wichtige Daten des EPROM's, wie Prüfsumme, letzte benutzte Adresse und letzte wichtige Adresse für CP/M-Routinen, an. Die Bildschirmanzeige sieht folgendermaßen aus:

```
end location.....: xxxx
first bank 0 location.: xxxx
checksum.....: xxxx
```

(end location) Hinter diese Adresse können eigene Treiber ins EPROM eingepatcht werden (USER-Schnittstelle).

(first bank 0 location) Ab dieser Adresse kann CP/M plus die logische Bank 0 benutzen (Angabe bei GENCPM). Unterhalb dieser Adresse befinden sich Firmware-Routinen, die auch vom BIOS benutzt werden.

(checksum) Prüfsumme des EPROM-Inhalts.

Fill memory sadr,eadr,byte CR

Der F-Befehl füllt den Speicherbereich "sadr" bis "eadr" wird mit dem Wert von "byte".

Go to (adr) CR

Mit dem G-Befehl können Programme, die sich im Arbeitsspeicher befinden, zur Ausführung gebracht werden. Es werden die mit dem X-Befehl gesetzten Register in den Prozessor geladen, und die Programmsteuerung verzweigt nach "adr". Taucht irgendwo im Anwenderprogramm ein RST 7 auf (FFh), dann wird der Inhalt aller Register gerettet und die Kontrolle wieder an den Monitor übergeben; der X-Befehl zeigt dann den neuen Stand der Register an.

Wird "adr" weggelassen, so wird auf die Adresse, die im P-Register steht (siehe X-Befehl), verzweigt.

Help

H-Befehl: Nach Eingabe von 'H' wie HELP werden alle zur Verfügung stehenden Befehle aufgelistet.

In port padr CR

I-Befehl: Es wird ein Byte vom I/O-Port mit der Adresse "padr" eingelesen und in hexadezimaler und binärer Form auf dem Bildschirm ausgegeben.

List time

Nach der Eingabe des L-Befehls erscheinen Datum und Uhrzeit auf dem Bildschirm. Falls GRIP als Konsole definiert ist, wird die Interrupt-Uhr in der GRIP-Statuszeile neu gesetzt.

Keyboard mode (abort with ^C)

Alle Tastatureingaben werden direkt zum Terminal weitergeleitet. Mit dem K-Befehl können z.B. sogenannte ESCAPE-Sequenzen zum Terminal gesendet werden, um gewisse Voreinstellungen zu erreichen. <^C> löst einen Rücksprung in den Monitor aus.

Move memory sadr,eadr,dadr CR

M-Befehl: Der Speicherbereich "sadr" bis "eadr" wird Byte für Byte nach "dadr" kopiert.

New date and time set

Der N-Befehl dient zum Setzen der Uhr. Das genaue Format der Eingabe wird nach dem Eingeben des Befehls auf dem Bildschirm angezeigt und ist mit dem "DATE SET"-Kommando des CP/M 3.0 identisch.

Out port padr,byte CR

O-Befehl: Der mit "byte" angegebene Wert wird über die I/O-Adresse "padr" ausgegeben. Es sind 8- oder 16-Bit-Portadressen zulässig; im letzten Fall bestimmt das obere Byte die I/O-Page.

Read from drive d adr,snr CR

Bevor der R-Befehl angewendet wird, muß mit dem C-Befehl ein Laufwerk eingeloggt und mit dem A-Befehl eine Adresse auf der Diskette eingestellt worden sein. Der R-Befehl lädt die mit "snr" angegebene Anzahl von Sektoren von der Diskette in den Arbeitsspeicher ab Adresse "adr". Zu beachten ist, daß die Anzahl der gelesenen Bytes von der Sektorgröße abhängig ist!

Substitute memory adr,

S-Befehl: Die mit "adr" angegebene Speicherzelle wird angezeigt und kann durch Eingeben eines neuen Wertes verändert werden. Mit ",", wird die nächste Speicherzelle angezeigt und mit "CR" wird zur Befehls-Eingabe zurückgekehrt. Wird bei einer Speicherzelle kein neuer Wert eingegeben, sondern mit ",", zur nächsten Zelle gesprungen, dann bleibt der alte Wert erhalten.

Test memory sadr,eadr CR

Der I-Befehl testet den Speicherbereich "sadr" bis "eadr", ohne die Inhalte zu zerstören. Fehlerhafte Bits werden auf dem Bildschirm angezeigt; eine "0" bedeutet dabei: Bit ist ok; eine "1" bedeutet: Bit ist nicht ok. Dieser Speichertest kann nur ganz schwerwiegende RAM-Fehler erkennen (wenn sich ein Bit nicht verändern läßt). Um den Speicher endgültig zu prüfen, sollte unter CP/M ein Speichertest gestartet werden.

Durch Drücken der <ESC>-Taste wird die Ausgabe abgebrochen, durch Drücken einer anderen Taste gestoppt und durch erneutes Drücken wieder gestartet.

User set up

Der U-Befehl wird in dem Abschnitt Installation beschrieben.

Verify memory sadr,eadr,dadr CR

U-Befehl: Der Speicherbereich "sadr" bis "eadr" wird mit dem Bereich, der bei "dadr" beginnt, Byte für Byte paarweise verglichen. Stimmen zwei Bytes nicht überein, so werden sie auf dem Bildschirm ausgegeben.

Durch Drücken der <ESC>-Taste wird die Ausgabe abgebrochen, durch Drücken einer anderen Taste gestoppt und durch erneutes Drücken wieder gestartet.

Write to drive d adr,snr CR

Der W-Befehl funktioniert ähnlich wie der R-Befehl; hier werden jedoch die Daten vom RAM auf die Diskette geschrieben.

X Register /CR/reg/

Der X-Befehl dient zum Anzeigen und Ändern der HD64180-Register, die beim G-Befehl in den Prozessor geladen werden bzw. die nach Ausführung einer RST 7 Anweisung im Prozessor stehen.

Nach Eingabe von "X" und "CR" werden alle Register angezeigt,

kleine Buchstaben stehen für HD64180-Zweitregister.

Nach Eingabe von "X" und "reg" wird das mit "reg" spezifizierte Register angezeigt und kann durch Eingeben eines neuen Wertes verändert werden. Mit "," wird zum nächsten Register gesprungen (Reihenfolge siehe Beschreibung von "reg") und mit "CR" zur Befehls-Eingabe zurückgekehrt. Wenn kein neuer Wert eingegeben wird, sondern mit "," zum nächsten Register gesprungen wird, dann bleibt der alte Wert erhalten. Die einzelnen Register haben folgende Bedeutung:

A,B,C, Es handelt sich hier um die gleichnamigen 8-Bit HD64180-D,E,H,L Register.

a,b,c, Der zweite Registersatz des HD64180 wird durch Kleinbuchstaben d,e,h,l adressiert.

M,m Das HL-Registerpaar ist mit dem Buchstaben "M" als 16-Bit Register einzeln ansprechbar.

F,f Diese 8-Bit enthalten die HD64180 Bedingungsflags. Die einzelnen Bitpositionen haben folgende Bedeutung:

Bit 0 Carry-Flag
Bit 1 Add/Subtract-Flag
Bit 2 Parity/Overflow-Flag
Bit 3 nicht verwendet
Bit 4 Half-Carry-Flag
Bit 5 nicht verwendet
Bit 6 Zero-Flag
Bit 7 Sign-Flag

P Hier steht eine 16-Bit Adresse, die bei dem G-Befehl als Default-Adresse benutzt wird. Nachdem im Anwenderprogramm eine RST 7 Anweisung aufgetreten ist, wird hier die Adresse, die dieser Anweisung folgt, abgelegt.

S Stackpointer des Anwenderprogramms.

X HD64180 Indexregister X (16-Bit).

Y HD64180 Indexregister Y (16-Bit).

I HD64180 Interruptvektor-Register (8-Bit).

R HD64180 Instruktionszähler-Register (8-Bit).

Y Format disk

Der Y-Befehl dient zum Neuformatieren von Disketten. Es müssen die folgenden Parameter eingegeben werden:

drive no.....: 00-
maxi disk: Y-
single density.: Y-
single side.....: Y-
sector size.....: 00-
first sector....: 01-
last sector.....: 1A-
track number...: 4D-
format gap.....: 1B-
start format...: N-

Die Eingabe der einzelnen Parameter erfolgt wie bei den Untermenues des U-Befehls (s.u.); es bedeuten:

(drive no) Angabe der Nummer des 'physikalischen' Laufwerks (00-03). Diese Nummer ist nicht unbedingt äquivalent zu der 'logischen' Drive-Bezeichnung 'A'-'F'!

(maxi disk) Eingabe von 'Y', wenn es sich um eine 8"-Diskette, Eingabe von 'N', wenn es sich um eine 5 1/4"- oder eine 3 1/2"-Diskette handelt.

(single density) Eingabe von 'Y', wenn die Diskette in einfacher Aufzeichnungsdichte, Eingabe von 'N', wenn die Diskette in doppelter Aufzeichnungsdichte formatiert werden soll.

(single side) Eingabe von 'Y', wenn die Diskette nur auf Seite 0 formatiert werden soll. Eingabe von 'N', wenn die Diskette auf beiden Seiten formatiert werden soll.

(sector size) Dieser Parameter bestimmt die Anzahl der Bytes pro Sektor: 00h steht für 128 Bytes/Sektor, 01h steht für 256 Bytes/Sektor, 02h steht für 512 Bytes/Sektor und 03h steht für 1024 Bytes/Sektor.

(first sector) Dieser Parameter gibt die Nummer des ersten Sektors einer Spur an.

(last sector) Dieser Parameter gibt die Nummer des letzten Sektors einer Spur an. Es werden (last sector)-(first sector)+1 Sektoren auf einer Spur angelegt.

(track number) Dieser Parameter gibt die Anzahl der Spuren an.

(format gap) Dieser Parameter gibt die Lücke zwischen zwei Sektoren in Bytes an. Die Richtwerte für die häufigsten Formate stehen im Datenblatt für den UPD 765.

(start format) Eingabe von 'Y' startet den Formatiervorgang, -Eingabe von N bricht den Befehl ab.

Es folgt eine Liste der üblichen PROF-80/180X-Formate:

Format-Nr.	1	2	3	4	5	6	7	8	9	10
maxi disk	N	N	N	N	Y	Y	Y	Y	Y	N
single density..	N	N	N	N	Y	N	N	N	N	N
single side.....	Y	N	Y	N	Y	Y	N	N	N	Y
sector size.....	03	02	03	02	00	03	01	02	03	01
first sector....	01	01	01	01	01	01	01	01	01	01
last sector.....	05	0A	05	0A	1A	08	1A	0F	08	10
track number....	28	28	50	50	4D	4D	4D	4D	4D	28
format gap.....	30	1B	30	1B	1B	74	36	54	74	32

--- Monitor-Fehlermeldungen ---

What?

Diese Fehlermeldung erfolgt bei allen Syntaxfehlern.

Can not boot

Falls beim Laden des CP/M Betriebssystems ein Fehler auftaucht, erfolgt diese Meldung.

Disk not correct

Diese Meldung erscheint, falls beim B- oder C-Befehl das Format der Diskette nicht erkannt werden konnte.

Drive access not possible

Wird beim Selbsttest ein fehlerhaftes Verhalten des Floppy Controllers (UPD 765) erkannt, dann werden die Befehle A,B,C,R und W gesperrt, und die Fehlermeldung erscheint auf dem Bildschirm.

Drive not ready, retry (Y/N)?

Das angesprochene Laufwerk ist nach einem B-,C-,Y-,R- oder W-Befehl nicht betriebsbereit (z.B keine Diskette im Laufwerk). Durch Eingeben von 'Y' wird der Zugriff auf das Laufwerk wiederholt, durch Eingeben von 'N' wird zur Monitor-Befehleingabe zurückgekehrt.

Error, system data backup failure

Beim Starten des Systems stehen keine Setup-Informationen im CMOS-RAM. Diese Fehlermeldung erscheint, wenn das System noch nicht installiert wurde (s. Installation) oder Uhr bzw. Akku defekt sind.

Read error on d, track #xx, head #x, sector #x

Taucht beim Lesen von der Diskette ein Fehler auf, dann wird diese Fehlermeldung ausgegeben. Zusätzlich wird noch die Art des Fehlers (Status-Bytes 1 und 2 des uPD765) im Klartext angezeigt.

Write error on d, track #xx, head #x, sector #x

Siehe "Read error...", Fehler ist jedoch beim Schreiben auf die Diskette aufgetreten.

Write protect

Dieser Fehler tritt nur beim Formatieren (Y-Befehl) auf, er zeigt an, daß die Diskette nicht formatiert werden kann, da sie mit einem Schreibschutz versehen ist.

--- Installation ---

PROF-180X ist als offenes System konzipiert, d.h. die Karte kann mit einer Vielzahl von Peripherie-Geräten, die unterschiedliche Anforderungen an die Software stellen, zusammenarbeiten. Die Firmware enthält deshalb ein Installationsprogramm, mit dem der Anwender die PROF-180X-Karte auf seine Erfordernisse anpassen kann.

Die Daten, die bei der Installation eingegeben werden, sind in dem akkugepufferten CMOS-RAM der Uhr abgespeichert; nach Ausschalten der Versorgungsspannung bleiben die Installationsdaten erhalten. Die Firmware meldet einen Verlust der Installationsdaten durch eine Fehlermeldung nach dem Reset (error, system data backup failure), in diesem Falle wird PROF-180X mit Default-Werten initialisiert.

Mit dem U-Befehl gelangt man vom Monitor aus in das Installationsmenue. Das Installationsmenue besteht aus einem Hauptmenue, das folgendermaßen aussieht:

O,1,2,3,A,B,C,I,M,U,W select =>

Durch Eingabe eines der aufgeführten Zeichen kommt man in eines der Untermenues, wird ein anderes Zeichen eingegeben, erreicht man wieder die Monitor-Ebene. Die einzelnen Untermenues bestehen jeweils aus einer Gruppe von Parametern, die entweder als Hexadezimalzahlen oder als Yes(Y)/No(N) Werte eingegeben werden müssen. Das Weiterschalten auf den nächsten Parameter erfolgt wie z.B. bei dem A-Befehl durch ein Trennzeichen (Leerzeichen oder Komma). Am Ende der Parameter-Liste eines Untermenues oder durch Eingeben von CR als Trennzeichen gelangt man wieder ins Hauptmenue.

Einige der eingegebenen Parameter sind erst nach dem nächsten Reset wirksam.

In der Firmware Version 1.2 stehen die folgenden Untermenues zur Verfügung, die angegebenen Parameter zeigen die Default-Werte an:

Untermenues 0,1,2,3

```
..... select => /0/1/2/3/
```

Durch Eingeben eines der Zeichen 0,1,2,3 wird ein Untermenue zum Eingeben von Laufwerkparametern aufgerufen. Die Zahlen 0..3 beziehen sich dabei auf die physikalischen Laufwerksnummern (Zuordnung siehe 'B'-Befehl).

```
data for drive 0 (1/2/3)
steprate.....: 03-
head unload time ..: 02-
head load time ...: 02-
80 track .....: N-
double step .....: N-
ready signal .....: Y-
```

(steprate) Dieser Parameter gibt die Zeit zwischen zwei Stepimpulsen des entsprechenden Laufwerks an. Für 8"-Laufwerke entspricht die eingegebene Zahl der Steprate in ms, für 5 1/4"- oder 3 1/2"-Laufwerke in 2-ms-Einheiten. Gültige Werte sind 01h bis 10h. Die günstigste Zeitangabe muß dem Laufwerks-Manual entnommen werden.

(head unload time) Dieser Parameter ist nur für Laufwerke mit elektrischem Headload wichtig. Er gibt an, wie lange der Schreib/Lesekopf nach der letzten Diskoperation noch geladen bleibt. Ein hoher Wert verhindert Kopfklappern, ein niedriger beschleunigt den Zugriff. Es sind Eingaben zwischen 10h und F0h ms gültig (wie oben verdoppeln sich die Zeiten für 5 1/4"- und 3 1/2"-Laufwerke), die letzte Hexziffer wird jedoch immer auf 0 abgerundet.

(head load time) Dieser Parameter bestimmt die Wartezeit zwischen Kopfladen und Diskoperation. Zeitangabe wie oben, zulässige Werte zwischen 02h und FEh. Es wird auf gerade Zahlen abgerundet. Für Laufwerke ohne elektrischen Headload sollte hier 02h eingetragen sein, um die Zugriffszeit zu minimieren.

(80 track) Dieser Parameter muß bei 5 $\frac{1}{4}$ "- oder 3 $\frac{1}{2}$ "-Laufwerken mit 80 Spuren pro Seite auf 'Y' gesetzt werden, bei allen anderen Laufwerken muß dieser Parameter auf 'N' stehen. Dieser Parameter ist für CP/M von Bedeutung, da die Unterscheidung zwischen 40- und 80- Spur- Laufwerken nicht von der automatischen Formaterkennung erfolgen kann.

(double step) Steht dieser Parameter auf 'Y', dann werden zwei Stepimpulse pro Spurwechsel ausgeführt, steht er auf 'N', dann wird das Laufwerk normal betrieben. Anmerkung: wenn bei einem 80-Spur-Laufwerk "80 track" auf 'N' und "double step" auf 'Y' steht, dann können mit dem 80-Spur-Laufwerk 40-Spur-Disketten (auch unter CP/M) gelesen werden.

(ready signal) Dieser Parameter ist dann auf 'N' zu setzen, wenn ein 5 $\frac{1}{4}$ "-Laufwerk kein Readysignal liefern kann (im allgemeinen nur bei älteren Laufwerken der Fall). Er muß bei allen 5 $\frac{1}{4}$ "-Laufwerken auf den gleichen Wert eingestellt werden (bei 8" immer auf 'Y'). Steht der Parameter auf 'N', dann ist J16 entsprechend zu setzen.

Untermenues A,B

..... select => /A/B/

Diese beiden Untermenues verändern die Baudrate und das Datenformat der beiden V24-Schnittstellen auf der PROF-180X-Karte. Untermenue A bezieht sich auf die Haupt-V24-Schnittstelle (Duplex 0, Stecker N5), Untermenue B bezieht sich auf die Neben-V24-Schnittstelle (Duplex 1, Stecker N6). Achtung, die Umprogrammierung der Schnittstellen erfolgt erst nach einem Reset.

```
data for V-24-A (B)
baudrate.....: 00-
8 data bits...: Y-
2 stop bits...: N-
parity enable.: N-
parity even...: N-
```

(baudrate) Ist dieser Parameter 00h, dann wird die Baudrate entsprechend dem Jumper J19 eingestellt. Liegt der Parameter im Bereich 01h..0Fh, dann wird die zugehörige Baudrate (siehe -Abschnitt Baudraten) eingestellt, J19 wird in diesem Fall ignoriert.

(8 data bits) Wenn dieser Parameter den Wert 'Y' hat, dann werden 8 Datenbits eingestellt, wenn er den Wert 'N' hat, werden 7 Datenbits eingestellt.

(2 stop bits) Hat dieser Parameter den Wert 'Y', werden 2 Stopbits eingestellt, hat er den Wert 'N', wird ein Stopbit eingestellt.

(parity enable) Wenn dieser Parameter den Wert 'Y' hat, wird ein Paritybit eingefügt, hat er den Wert 'N', wird kein Paritybit eingefügt.

(parity even) Dieser Parameter ist nur gültig, wenn parity enable auf 'Y' steht. 'Y' stellt gerade Parität ein, 'N' stellt ungerade Parität ein.

Untermenue C

..... select => C

Die Parameter dieses Untermenues wirken auf alle angeschlossenen Laufwerke gleichermaßen.

```
common disk data
drive A .....: 00-
tunnel erase  : 00-
motor delay  .: 00-
switch delay  : 00-
```

(drive A) Der Monitor und CP/M sprechen die Laufwerke unter einem logischen Laufwerksbuchstaben an. Im allgemeinen wird das logische Laufwerk A auf das physikalische Laufwerk 0, das logische Laufwerk B auf das physikalische Laufwerk 1 usw. abgebildet. Das Booten erfolgt immer von Drive A.

Mit dem hier aufgeführten Parameter kann dieser Drive mit einem beliebigen anderen Laufwerk vertauscht werden, ohne daß man an den Laufwerken etwas "umjumpern" muß. Zulässig ist ein Wert zwischen 0..3, der der entsprechenden physikalischen Laufwerksnummer entspricht.

Die Wirkung des Parameters ist die gleiche wie der n-Wert beim B-Befehl, mit zwei Unterschieden: 'B' hat höhere Priorität als 'U', und das mit 'B' gewählte Boot-Laufwerk ist nur bis zum nächsten Reset aktiv, während der 'Drive A'-Parameter dauerhaft in der Uhr abgespeichert wird.

(tunnel erase) Dieser Parameter gibt die Verzögerungszeit zwischen Sektorschreiben und einem nachfolgenden Spurwechsel in 100 us-Schritten an. Diese sogenannte "tunnel erase time" kann dem Laufwerks-Manual entnommen werden. Sollten verschiedene Laufwerke angeschlossen sein, so ist die größte tunnel erase time einzutragen. Bei den meisten Laufwerken kann dieser Parameter auf 00h

eingestellt bleiben.

(motor delay) Dieser Parameter ist lediglich für ältere Epson-31/2"-Laufwerke notwendig. Durch einen Fehler in diesen Laufwerken kann trotz anliegendem Readysignal kein Spurwechsel ausgeführt werden, wenn der Motor nicht 500 ms vorher eingeschaltet wurde. Falls ein solches Laufwerk angeschlossen ist, ist dieser Parameter auf 32h zu setzen, andernfalls muß er auf 00h bleiben.

(switch delay) Dieser Parameter ist lediglich für umschaltbare 51/4"/8"-Laufwerke notwendig. Bei diesen Laufwerken muß nach dem Umschalten von Mini- auf Maxibetrieb und umgekehrt etwa 500 ms gewartet werden, bis sich der Motor auf die neue Drehzahl eingeregelt hat. Falls ein solches Laufwerk angeschlossen ist, ist dieser Parameter auf 32h zu setzen.

Untermenue I

..... select => I

Dieses Untermenue erlaubt es, maximal 8 Strings als Anfangsinitialisierung zum Konsolenkanal zu senden. Die ausgewählten Strings werden direkt nach einem Reset zum ausgewählten Konsolenkanal gesendet. Für jeden der vier Konsolenkanäle können 8 unterschiedliche Strings vom Anwender ins EPROM "gepatcht" werden. Untermenue I definiert, welche der eingepatchten Strings auch wirklich gesendet werden. Standardmäßig sind lediglich Strings für den GRIP-Konsolenkanal definiert:

initialisation string(s)

spooler on.....:	N-	(schaltet GRIP-Spooler ein)
status line off..:	N-	(schaltet Statuszeile ab)
max. screen 8x8..:	N-	(maximales Bildschirmformat mit 8x8-Matrix)
max. screen 8x10.:	N-	(maximales Bildschirmformat mit 8x10-Matrix)
non ASCII.....:	N-	(schaltet deutschen Zeichensatz ein)

Die im folgenden aufgeführte Datenstruktur erlaubt es, zusätzliche Strings ins EPROM "einzupatchen":

Direkt an die Default-Werte (siehe Abschnitt: Ändern der Default-Werte) anschließend, befinden sich 32 Zeiger auf die Initialisierungsstrings. Die Adresse des ersten dieser Zeiger erhält man, wenn man zu der in den EPROM-Adressen 0036h und 0037h stehenden Adresse 100h dazu addiert. Die ersten 8 Zeiger zeigen auf die Initialisierungsstrings für den GRIP Konsolenkanal, die nächsten 8 Zeiger für den Haupt-U-24 Konsolenkanal usw. Enthält ein solcher Zeiger die Adresse FFFFh, dann ist kein zugehöriger Initialisierungsstring definiert.

Der Aufbau des Initialisierungsstrings ist folgendermaßen definiert:

1. Textzeile, die im Untermenue U erscheint (beliebig viele Zeichen)
2. \$-Zeichen (ein Byte)
3. Länge des eigentlichen Initialisierungsstrings (ein Byte)
4. eigentlicher Initialisierungsstring (maximal 255 Byte)

Beispiel: In Assemblerschreibweise sieht der Initialisierungsstring für "spooler on" folgendermaßen aus:

```
DB    'spooler on.....: $'  
DB    4  
DB    1BH,1BH,35H,32H
```

Untermenue M

..... select => M

Der Prozessor HD64180 hat einige Anschlüsse, die doppelt belegt sind. Durch interne Programmierung kann die Funktion dieser Pins bestimmt werden. Achtung, die Umschaltung der Pins erfolgt erst nach einem Reset.

```
multiplexed pins  
CTS1...: Y-  
IDENDO.: Y-
```

(CTS1) Dieser Parameter bestimmt die Funktion von PIN 52 der CPU (Leitung CTS/RX am Stecker N6). 'Y' wählt diese Leitung als CTS-Leitung für die zweite V-24-Schnittstelle aus, 'N' wählt diese Leitung als RXS-Eingang aus.

(IDENDO) Dieser Parameter bestimmt die Funktion von PIN 50 der CPU (Leitung CKA1 am Stecker N6). 'N' setzt diese Leitung als Taktein/ausgang für die zweite V-24-Schnittstelle, 'Y' weist dieser Leitung das TERMINAL END-Signal von DMA 0 zu.

Untermenue U

..... select => U

In diesem Untermenue lassen sich User-Flags als "Software-Jumper" für Anwenderprogramme setzen. Dazu stehen 4 Bytes in der Uhr zur Verfügung.

```
user bytes  
byte 1 : 00-  
byte 2 : 00-  
byte 3 : 00-  
byte 4 : 00-
```

(byte 1-4) Hier lassen sich Werte zwischen 00h und FFh eintragen, die dann z.B. die Anfangskonfiguration für ein Anwenderprogramm einstellen können. Das Programm kann dazu auf die Flag-Bytes in den Speicherzellen OFF13h-OFF16h der Systempage zugreifen.

Untermenue W

..... select => W

In diesem Menue lassen sich die Wait-Zyklen für Speicher- und I/O-Zugriffe einstellen. Achtung, die Neueinstellung der WAIT-Zyklen erfolgt erst nach einem Reset.

WAIT insertion
I/O: 03-
memory : 00-

(I/O) Dieser Parameter bestimmt die Anzahl der zusätzlichen WAIT-Zyklen für I/O-Zugriffe und Interrupt-Quittungszyklen. Es sind Werte zwischen 0 und 3 zulässig. Normalerweise sind 3 zusätzliche WAIT-Zyklen eingestellt, damit auch auf langsame Peripheriebausteine zugegriffen werden kann. Die Systemgeschwindigkeit wird dadurch kaum herabgesetzt, denn I/O-Zugriffe machen durchschnittlich nur etwa 0.5% der gesamten CPU-Zyklen aus. Achtung: bei 9.2-MHz-Betrieb benötigt der Floppy-Controller drei zusätzliche Wartezyklen.

(memory) Dieser Parameter bestimmt die Anzahl der WAIT-Zyklen für Speicherzugriffe. Es sind Werte zwischen 0 und 3 zulässig. Für das interne RAM sind auch bei 9.2 MHz keine WAIT-Zyklen erforderlich, aber eventuell für externe, systemfremde Speicher-Zusatzkarten.

--- Die Konsolenschnittstelle ---

Damit PROF-180X mit der Außenwelt kommunizieren kann, benötigt er eine Eingabe-Einheit (Tastatur) und eine Ausgabe-Einheit (Bildschirm). Eingabe- und Ausgabekanal werden zusammen als Konsolenkanal bezeichnet. Die Firmware des PROF-180X ist nicht auf eine bestimmte Konsole festgelegt.

Mittels Jumperfeld J18 kann eine von vier Schnittstellen als Konsole ausgewählt werden:

- 1.) Wird kein Jumper gesetzt, dann wird die Grafik-Karte GRIP als Konsole benutzt.

- 2.) Wird ein Jumper auf J18/1-3 gesetzt, dann ist die Haupt-U-24-Schnittstelle (Stecker N5) auf der PROF-180X-Karte als Konsole definiert.
- 3.) Die Jumperstellung J18/2-4 wählt im Moment noch die Haupt-U-24-Schnittstelle (Duplex 0) als Konsole aus. Diese Jumperstellung ist jedoch bei späteren Monitorversionen für eine externe Grafikkarte reserviert.
- 4.) Ein Jumper auf J18/3-5 wählt die USER-Schnittstelle aus. Soll eine eigene Schnittstelle als Konsolenschnittstelle benutzt werden, so können die Treiber in das EPROM einprogrammiert werden. Mit dieser Jumperstellung werden dann alle Konsolen Ein-Ausgaben auf diese Treiber geleitet.
- 5.) Wird J18/4-6 gesetzt, so wird keine Konsole für das EPROM ausgewählt, sondern sofort nach dem Selbsttest und der Initialisierung das Betriebssystem gebootet (Auto-Boot). Die Konsolenzuweisung erfolgt erst vom BIOS des CP/M.

Mit Jumperfeld J19 wird die Baudrate der Haupt-U24-Schnittstelle auf der PROF-180X-Karte eingestellt:

Kein Jumper	19200 Baud (bei 4.608 MHz: 9600 Baud)
J19/1-3	9600 Baud
J19/2-4	2400 Baud
J19/3-5	1200 Baud
J19/4-6	300 Baud (bei 24.576 MHz: 400 Baud)

Zu beachten ist, daß die Wirkung des Jumperfeldes J19 mit dem U-Befehl außer Kraft gesetzt werden kann.

--- Einbau eines eigenen Konsolentreibers ---

Mit dem E-Befehl kann ermittelt werden, wo sich die letzte benutzte Speicherzelle des EPROM's befindet. Hinter diese Adresse kann ein eigener Schnittstellentreiber einprogrammiert werden. Damit diese Schnittstelle auch vom Monitor und vom CP/M benutzt werden kann, steht am Anfang des EPROM's ein Sprungvektor. Die Sprünge müssen auf die neu eingetragenen Benutzerrountinen zeigen. Im Original EPROM zeigen diese Sprünge auf die Treiber der Haupt-U24-Schnittstelle der PROF-180X-Karte.

0062h Hier ist ein Sprung auf eine Initialisierungsroutine für den eigenen Treiber einzutragen. Wird keine Initialisierung benötigt, dann muß hier eine RET Anweisung (C9h) stehen.

- 0056h USER IN. Es wird solange gewartet, bis ein Zeichen empfangen wird. Nach dem Verlassen der Routine muß dieses Zeichen in Register A stehen.
- 0059h USER OUT. In Register C steht ein Zeichen, das über die Schnittstelle ausgegeben werden muß. Vor dem Verlassen der Routine muß das ausgegebene Zeichen (Register C) in Register A kopiert werden!
- 005Ch USER IN STATUS. Wenn die Schnittstelle ein Zeichen empfangen hat, dann muß im Akku FFh übergeben werden und das Zero-Flag zurückgesetzt sein. Wurde kein Zeichen empfangen, dann wird eine 0 in Register A übergeben; das Zero-Flag muß dann gesetzt sein.
- 005Fh USER OUT STATUS. Wenn die Schnittstelle bereit ist, ein Zeichen zu senden, dann muß FFh im Akku übergeben werden. Ist die Schnittstelle noch nicht bereit, dann wird eine 0 in Register A übergeben.

Zu beachten ist, daß mit Ausnahme von Register A kein Register verändert werden darf!

--- Ändern der Default-Werte ---

Der physikalische Speicherbereich OFF00h bis OFFFFh ist als sogenannte Systempage definiert. Dieser Bereich wird immer auf den logischen Adressbereich FF00h bis FFFFh abgebildet, so daß die hier stehenden Daten jederzeit jedem Systemteil zur Verfügung stehen. Die Systempage teilt sich auf in ein Datenfeld (FF00h bis FF7Fh) und in ein Feld für Interrupt-2-Vektoren (FF80h bis FFFFh). Die Firmware benutzt selbst keine Interrupts, hält jedoch diesen Teil der Systempage für CP/M frei.

Die Firmware besetzt nach einem Reset die Systempage mit Default-Werten, die sich in einer 256 Byte langen Liste im EPROM befinden. Falls die Daten in der Uhr als fehlerfrei erkannt werden, überschreibt die Initialisierungsroutine der Firmware die ersten 24 Byte der Systempage mit diesen Werten (hier befinden sich also die Daten, die mit dem U-Befehl gesetzt werden).

An den EPROM-Adressen 0036h und 0037h befindet sich ein Zeiger, der auf die Liste mit den Default-Werten zeigt. Durch "Umpatchen" im EPROM können die Default-Werte somit leicht geändert werden. Im Anhang sind die wichtigsten Bytes der Systempage beschrieben.

---- I N D E X z u K a p i t e l III ----

- 0-9 -		
128K-BYTE	3	
2 STOP BITS	19	
512K-BYTE	3	
8 DATA BITS	18	
80 TRACK	8,17	
BOBO	1	
- < -		
<ESC>-TASTE	8,11	
- A -		
A-BEFEHL	6	
ADR	5	
AKKU	3	
ANFANGSINITIALISIERUNG	2	
AUTO-BOOT	23	
- B -		
B-BEFEHL	4,6,19	
BAUDRATE	18	
BAUDRATEN	3,25	
BEFEHL	4	
BILDSCHIRMFORMAT	20	
BIOS	2,9,23	
BLINKEN	2	
BOOT-LAUFWERK	7	
BOOTSTRAP-LADER	2	
BYTE	5	
- C -		
C-BEFEHL	4,7	
CHECKSUM	9	
CKA1	21	
CMOS-RAM	16	
CP/M	2,3,4,7,19	
CTS/RX	21	
CTS1	21	
- D -		
D-BEFEHL	8	
DADR	5	
DATE SET	10	
DATUM	10	
DEFAULT-WERTE	24	
DOUBLE STEP	18	
DOUBLE-DENSITY	7	
DRIVE A	19	
DRIVE NO	13	

- E -		
E-BEFEHL	8,24	
EADR	5	
EIGENE TREIBER	9	
EINGABE-PARAMETER	6	
END LOCATION	9	
EPROM	1,8	
ESCAPE-SEQUENZEN	10	
- F -		
F-BEFEHL	9	
FEHLER	2	
FEHLERMELDUNGEN	14	
FIRMWARE	1	
FIRST BANK 0 LOCATION	9	
FIRST SECTOR	14	
FLOPPY-CONTROLLER	3	
FORMAT	7	
FORMAT GAP	14	
FORMATIEREN	13	
FORMATIERPROGRAMM	2	
FUHRENDE NULLEN	5	
- G -		
G-BEFEHL	4,9	
GENCPM	9	
GRIP	10	
- H -		
H-BEFEHL	9	
HD64180	1,21	
HEAD	6	
HEAD LOAD TIME	17	
HEAD UNLOAD TIME	17	
HEAD-BIT	6	
HEXADEZIMAL	5	
HOCHBOOTEN	7	
- I -		
I-BEFEHL	9	
I/O	22	
I/O-BEREICH	4	
I/O-PAGE	4,5	
I/O-PORT	9	
ID-FELD	6,7	
INDEXREGISTER	13	
INITIALISIERUNG	4	
INSTALLATION	16	
INSTALLATIONSMENUE	16	
INTERRUPT-2-VEKTOREN	25	
- J -		
J18	23	
J19	23	

- K -		
K-BEFEHL	10	
KLEINBUCHSTABEN	4	
KONSOLE	23	
KONSOLENTREIBER	24	
KOPFKLAPPERN	17	
KORRIGIEREN	5	
- L -		
L-BEFEHL	10	
LADEN	14	
LAST SECTOR	14	
LAUFWERKSBUCHSTABEN	19	
LAUFWERKSKENNUNG	6	
LED	2,3	
LISTING	1	
LOGISCHER DRIVE	7	
- M -		
M-BEFEHL	10	
MAC-ASSEMBLER	1	
MAX SCREEN 8X10	20	
MAX SCREEN 8X8	20	
MAXI	7	
MAXI DISK	13	
MEMORY	22	
MINI	7	
MMO	4	
MM1	4	
MMU	4	
MNEMONICS	1	
MONITOR	2,3,4,19	
MOTOR DELAY	20	
- N -		
N-BEFEHL	10	
NON ASCII	20	
- O -		
O-BEFEHL	10	
- P -		
PADR	5	
PARITY ENABLE	19	
PARITY EVEN	19	
PARITÄT	19	
PHYS DRIVE	7	
PROF-80/180X-FORMATE	14	
PRUFSUMME	9	
- R -		
R-BEFEHL	10	
RAM	2	
RAM-BLOCK	2	
RAM-FEHLER	11	
READY SIGNAL	18	
READY-SIGNAL	7	
REG	5	
REGISTER	5,12	

RESET	2,7,25
RETURN-TASTE	6
RST7	9
- S -	
S-BEFEHL	11
SADR	5
SECTOR SIZE	13
SEKTOR	5,14
SELBSTTEST	2
SINGLE DENSITY	13
SINGLE SIDE	13
SNR	5
SOURCE-CODE	1
SPEICHERADRESSE	5
SPEICHERBEREICH	4
SPEICHERTEST	11
SPOOLER ON	20
SPRUNGVEKTOR	24
SPURENDE	5
STACKPOINTER	12
START FORMAT	14
STARTEN	7
STATUS LINE OFF	20
STIEPRATE	17
STRINGS	20
SWITCH DELAY	20
SYSTEMPAGE	3,8,22,25
- T -	
T-BEFEHL	11
TAKTFREQUENZ	3
TENDO	21
TEST	2
TRACK NUMBER	14
TRENNZEICHEN	6
TUNNEL ERASE	19
TWO-SIDED-SIGNAL	7
- U -	
U-BEFEHL	2,4,7,11,16, 23,25
UHR	3,10
UHRZEIT	10
UNTERMENUE	16
UNTERMENUE C	19
UNTERMENUE I	20
UNTERMENUE M	21
UNTERMENUE U	22
UNTERMENUE W	22
UNTERMENUES 0 1 2 3	17
UNTERMENUES A B	18
USER BYTES	22
USER-FLAGS	22
USER-SCHNITTSTELLE	9
USERIN	24
USEROUT	24

	- U -	
U-BEFEHL	11
U24-SCHNITTSTELLEN	18
	- W -	
W-BEFEHL	11
WAIT-ZYKLEN	3,22
WHAT?	14
	- X -	
X-BEFEHL	4,9,12
	- Y -	
Y-BEFEHL	13,16
	- Z -	
ZBO	1
ZEICHENSATZ	20

----- A u f b a u u n d I n b e t r i e b n a h m e -----

Das Zusammenlöten eines Computers ist meistens eine haarige Sache, und PROF-180X macht keine Ausnahme. Auf der Multilayer-Platine sind immerhin über 1000 Lötstellen.

Für den Fall, daß Sie es trotzdem probieren wollen, ist hier der Aufbau mit Inbetriebnahme stufenweise beschrieben. Unbedingt erforderliche Arbeitswerkzeuge sind eine temperaturgeregelte Lötstation, ein 5-Volt-Netzgerät zum Testen (zusätzlich +/-12 Volt, wenn Sie ein Terminal anschließen wollen) und ein gutes Zweistrahl-Oszilloskop (mindestens 25 MHz). Nützlich ist auch eine Leuchtlupe zur Kurzschlußsuche.

Aufbau und Inbetriebnahme erfolgen schrittweise. Nach jedem Schritt ist eine kurze Pause angebracht, um die Arbeit zu kontrollieren. Auch bei Fertiggeräten sind Sie nicht alle Arbeit los: der Uhrenbaustein (Z40) wird separat mitgeliefert, damit sich der Akku nicht vorzeitig entlädt.

I. Lesen Sie dieses Handbuch gründlich durch, ebenso die Manuals zu Ihrem Laufwerk, Ihrem Terminal und allem, was Sie anschließen wollen. Machen Sie vorher nicht weiter! Falls Sie im Besitz eines Fertiggerätes sind, können Sie die folgenden Schritte II-VI überspringen.

II. Zunächst sind alle IC-Sockel, die Steckerleisten und die Batterie einzulöten; anschließend kommen die Widerstände, Kondensatoren und Quarze an die Reihe. Bei den beiden Widerstands-Arrays W1 und W2 ist der gemeinsame Anschluß (Pin 1) im allgemeinen mit einem Punkt markiert. Zur Not kann man anstelle der Arrays auch Einzelwiderstände nehmen, die an einem Ende zusammengelötet sind.

Bestücken Sie als letztes die Dioden. Der Kathodenanschluß ist auf dem Bestückungsplan mit einem kurzen Strich und auf der Diode selbst mit einem farbigen Ring markiert.

Beim Löten ist unbedingt darauf zu achten, daß Sie nicht zu lange an einem Anschluß 'herumbraten'. Eine der häufigsten Kurzschlußursachen ist Lötzinn, das an einem zu heißen Sockel-Pin hochsteigt und sich dann an der Oberseite der Platine unter dem Sockel breitmacht. Solche Fehler sind optisch kaum zu erkennen und nur sehr schwer wieder zu beseitigen.

III. Bei leeren IC-Sockeln wird jetzt die Versorgungsspannung angelegt. Es darf nur ein Strom von etwa 1-2 mA fließen! Die Spannungsanschlüsse der IC-Sockel sind auf korrekte Betriebsspannung zu kontrollieren. Zu beachten ist, daß die Versorgungsspannung bei den RAMs genau 'andersrum' liegt.

IV. Bestücken Sie Z14 (74S04). An Pin 11 des Sockels von Z38 muß eine Frequenz von 16 MHz zu messen sein.

- U. Nun wird das System auf Minimalebene in Betrieb genommen. Dazu sind Z6 (CPU), Z10 (PAL), Z16 (EPROM), Z1 (74LS14), Z2 (7406), Z11 (74HC51), Z37 (74S139) und Z41 (74LS259) zu bestücken. Beim Einschalten springt die CPU in eine Testschleife. Die Leuchtdiode auf der Karte beginnt zu blinken. Tut sie das nicht, sind alle Daten-, Adress- und Steuerleitungen mit dem Oszilloskop auf Unterbrechungen oder kurzschlußverdächtige Signalformen zu untersuchen. Die Signale auf den CPU-Anschlüssen müssen sauber und ausgeprägt sein.
- VI. Jetzt dürfen Sie den Rest bestücken, bis auf die Uhr (Z40). Wenn das RAM funktioniert, leuchtet nach dem Einschalten die LED für 5-10 Sekunden auf und erlischt dann wieder.
- VII. Nach Bestücken der Uhr muß die LED nach dem Einschalten wesentlich kürzer (ca. 1-2 Sekunden) aufleuchten, dann etwas dunkler werden und erlöschen. Andernfalls ist der Uhrenbaustein oder einer der I/O-Bausteine defekt.
- VIII. An die U24-Schnittstelle wird jetzt entweder ein Terminal oder an den ECB-Bus GRIP-2/3/4 oder GRADE-X angeschlossen. Setzen Sie die nötigen Jumper, schalten Sie ein und schauen Sie auf den Bildschirm! Dort meldet sich PROF-180X (hoffentlich) mit der Systemmeldung; Datum, Uhrzeit und Taktfrequenz werden ausgegeben. Solange die Zeit oder die U-Parameter noch nicht eingegeben wurden, erfolgt eine Fehlermeldung, die Sie nicht beunruhigen sollte. Nun steht der eigentlichen Inbetriebnahme nichts mehr im Wege.

Normalerweise (Betrieb mit GRIP, normale Laufwerke) sehen die Default-Jumperstellungen so aus:

- J1: vorverdrahtet auf 1-2 (RIS/TX ist TX von CSI/O)
- J2: vorverdrahtet auf 1-2 (/DREQO liegt am ECB-Bus)
- J3: vorverdrahtet auf 2-3 (SI ist /M1).
- J4: offen (Time-Out wird nicht benutzt).
- J5-9: vorverdrahtet (kein Multi-PROF-Betrieb)
- J10: vorverdrahtet auf 1-2 (A18 selektiert RAM-Bänke).
- J11: gesteckt auf 1-2 (B-E ist /ERROR).
- J12: vorverdrahtet auf 1-2,3-4 (Portadressen D8h-DFh).
- J13: vorverdrahtet auf 1-2 (STROBE automatisch; evtl. ändern).
- J14: gesteckt auf 2-3,4-5 (Normale Floppy).
- J15: gesteckt auf 2-3,4-5 (Normale Floppy).
- J16: vorverdrahtet auf 2-3 (MINI auf N3, Pin 1).
- J17: vorverdrahtet auf 1-2 (/READY auf N3, Pin 34).
- J18: offen (GRIP ist Konsole).
- J19: offen (19200 Baud).
- J21: vorverdrahtet (DCD inaktiv).

IX. An den Floppy-Stecker wird ein auf Drive 0 gejumpertes Laufwerk angeschlossen. Legen Sie eine leere Diskette ein und gehen Sie mit RETURN in den Monitor. Falls erforderlich, stellen Sie nun mit dem 'U'-Befehl die Floppy-Parameter ein; dann können Sie mit dem 'Y'-Befehl das Formatierprogramm starten.

Nach der letzten Eingabe muß die Leuchtanzeige am Laufwerk aufleuchten, der Motor setzt sich in Bewegung, und der Schrittmotor beginnt zu 'steppen'. Warten Sie, bis das Programm durchgelaufen ist.

Danach geben Sie den Befehl 'Check drive A'. Das korrekte Format sollte ausgegeben werden. Nun stellen Sie mit 'A' eine Spur ein, und überprüfen Sie mit den 'W'- und 'R'-Befehlen das Schreiben und Lesen auf der Diskette.

Wenn alles soweit geklappt hat, dürfen Sie davon ausgehen, daß Ihr PROF-180X funktioniert. Wenn nicht: die häufigste Fehlerursache sind Bestückungsfehler und Kurzschlüsse durch falsches Löten. Keine Panik. Schauen Sie sich die Platine gründlich an, und überprüfen Sie mit dem Oszilloskop die Signalleitungen in der Umgebung der verdächtigen Baugruppe. Signale, die zwischen 0.5 und 3 Volt 'hängenbleiben', deuten auf einen Kurzschluß hin. Leiterbahn-Fehler brauchen Sie allerdings gar nicht erst zu suchen: Unsere Platinen werden vor der Auslieferung elektrisch geprüft.

Wenn Sie überhaupt nicht mehr weiterwissen, rufen Sie uns während der Beratungszeiten an (Mo, Mi, Fr 1530-1630). Schlimmstenfalls übernehmen wir bei mißlungenen Selbstbau-Versuchen die Reparatur Ihrer Platine gegen einen Pauschalbetrag, der 1/3 des Fertiggerät-Preises ausmacht (Voraussetzung: korrekter Aufbau, Verwendung von Sockeln). Für von uns reparierte Platinen - und für Fertiggeräte sowieso - haben Sie ein halbes Jahr Garantie, solange Sie nicht auf der Platine herumlöten, keine Bauteile auswechseln und Betriebsspannungen und Peripherie richtig anschließen.

----- P R O F - 1 B O X B e f e h l s s a t z -----

Außer den normalen Z80-Befehlen sind in der HD64180-CPU folgende neuen Befehle implementiert:

ED 4C MULT BC: BC := B x C
 ED 5C MULT DE: DE := D x E
 ED 6C MULT HL: HL := H x L
 ED 4C MULT SP: SP := SPhigh x SPlow

8x8-Bit-Multiplikation ohne Vorzeichen. Dauer: 17 Taktzyklen. Die Flags werden nicht verändert.

ED 04 TEST B: A and B (7 Taktzyklen)
 ED 0C TEST C: A and C (7 Taktzyklen)
 ED 14 TEST D: A and D (7 Taktzyklen)
 ED 1C TEST E: A and E (7 Taktzyklen)
 ED 24 TEST H: A and H (7 Taktzyklen)
 ED 2C TEST L: A and L (7 Taktzyklen)
 ED 3C TEST A: A and A (7 Taktzyklen)

 ED 34 TEST (HL): A and (HL) (10 Taktzyklen)
 ED 64 nn TEST nn: A and nn (9 Taktzyklen)
 ED 74 nn TESTIO nn: (C) and nn (12 Taktzyklen)

Testen von Registern, Speicher oder I/O-Port durch AND-Verknüpfung. Verändert werden dabei lediglich die Flags.

ED 00 nn INO B, (nn): B := (nn) (12 Taktzyklen)
 ED 08 nn INO C, (nn): C := (nn) (12 Taktzyklen)
 ED 10 nn INO D, (nn): D := (nn) (12 Taktzyklen)
 ED 18 nn INO E, (nn): E := (nn) (12 Taktzyklen)
 ED 20 nn INO H, (nn): H := (nn) (12 Taktzyklen)
 ED 28 nn INO L, (nn): L := (nn) (12 Taktzyklen)
 ED 30 nn INO F, (nn): S, Z, P ← (nn) (12 Taktzyklen)
 ED 38 nn INO A, (nn): A := (nn) (12 Taktzyklen)

 ED 01 nn OUTO (nn), B: (nn) := B (13 Taktzyklen)
 ED 09 nn OUTO (nn), C: (nn) := C (13 Taktzyklen)
 ED 11 nn OUTO (nn), D: (nn) := D (13 Taktzyklen)
 ED 19 nn OUTO (nn), E: (nn) := E (13 Taktzyklen)
 ED 21 nn OUTO (nn), H: (nn) := H (13 Taktzyklen)
 ED 29 nn OUTO (nn), L: (nn) := L (13 Taktzyklen)
 ED 39 nn OUTO (nn), A: (nn) := A (13 Taktzyklen)

```

ED 83 OTIM: (C):=(HL),HL:=HL+1,C:=C+1,B:=B-1 (14 Taktzyklen)
ED 93 OTIMR: (C)..(C+B):=(HL)..(HL+B),B:=0 (Bx16 Taktzyklen)
ED 8B OTDM: (C):=(HL),HL:=HL-1,C:=C-1,B:=B-1 (14 Taktzyklen)
ED 9B OTDMR: (C)..(C-B):=(HL)..(HL-B),B:=0 (Bx16 Taktzyklen)

```

Die neuen Ein/Ausgabe-Befehle beziehen sich nur auf die I/O-Page 0, in der auch die CPU-internen I/O-Register liegen.

ED 76 SLP

SLEEP-Befehl: CPU und DMA stoppen alle Operationen und gehen in einen "Stromspar-Modus" über. Der Stromverbrauch der Karte geht auf etwa 1/3 zurück. Der Befehl kann nur durch Interrupt oder RESET abgebrochen werden. Timer und Schnittstellen laufen weiter. Refresh des dynamischen RAM's wird unterbrochen; bei einem SLEEP-Zustand länger als 4 ms (in der Praxis allerdings erst nach ca. 100 ms) geht der RAM-Inhalt verloren.

----- P o r t s -----

1. CPU-interne Ports

Die Ports innerhalb der HD64180-CPU belegen normalerweise (nach RESET) die I/O-Adressen von 00h-3Fh. Dieser Adressbereich kann jedoch per Software (Register ICR) umdefiniert werden. Zu beachten ist, daß die Register in der I/O-Page 00h liegen. Zur detaillierten Beschreibung der Register s. Kapitel II bzw. HD64180 data book.

```

00h: CNILAO (Steuerregister A für Duplex-Schnittstelle 0).
01h: CNILA1 (Steuerregister A für Duplex-Schnittstelle 1).
02h: CNILBO (Steuerregister B für Duplex-Schnittstelle 0).
03h: CNILB1 (Steuerregister B für Duplex-Schnittstelle 1).
04h: STAT0 (Statusregister für Duplex-Schnittstelle 0).
05h: STAT1 (Statusregister für Duplex-Schnittstelle 1).

06h: IDRO (Sender-Datenregister für Duplex-Schnittstelle 0).
07h: IDR1 (Sender-Datenregister für Duplex-Schnittstelle 1).
08h: ISRO (Empfänger-Datenregister für Duplex-Schnittstelle 0).
09h: ISR1 (Empfänger-Datenregister für Duplex-Schnittstelle 1).

0Ah: CNIR (Steuerregister für Highspeed-Spezialschnittstelle CSI/O).
0Bh: IRDR (CSI/O Sender/Empfänger-Datenregister).

```

0Ch: TMDROL (Timer 0 Datenregister, Low-Byte).
0Dh: TMDROH (Timer 0 Datenregister, High-Byte).
0Eh: TMDROL (Timer 0 Laderregister, Low-Byte).
0Fh: TMDROH (Timer 0 Laderregister, High-Byte).
10h: ICR (Timer-Steuerregister).

14h: TMDR1L (Timer 1 Datenregister, Low-Byte).
15h: TMDR1H (Timer 1 Datenregister, High-Byte).
16h: TMDR1L (Timer 1 Laderregister, Low-Byte).
17h: TMDR1H (Timer 1 Laderregister, High-Byte).

20h: SAROL (DMA 0 Quellenadresse, Low-Byte).
21h: SAROH (DMA 0 Quellenadresse, High-Byte).
22h: SAROB (DMA 0 Quellenadresse, Zusatzbyte).
23h: DAROL (DMA 0 Zieladresse, Low-Byte).
24h: DAROH (DMA 0 Zieladresse, High-Byte).
25h: DAROB (DMA 0 Zieladresse, Zusatzbyte).
26h: BCROL (DMA 0 Zählerregister, Low-Byte).
27h: BCROH (DMA 0 Zählerregister, High-Byte).

28h: MAR1L (DMA 1 Memory-Adresse, Low-Byte).
29h: MAR1H (DMA 1 Memory-Adresse, High-Byte).
2Ah: MAR1B (DMA 1 Memory-Adresse, Bit 0-2 = A16-A18).
2Bh: DAR1L (DMA 1 I/O-Adresse, Low-Byte).
2Ch: DAR1H (DMA 1 I/O-Adresse, High-Byte).
2Eh: BCR1L (DMA 1 Zählerregister, Low-Byte).
2Fh: BCR1H (DMA 1 Zählerregister, High-Byte).

30h: DSTAT (DMA Statusregister).
31h: DMOD (DMA Modusregister).
32h: DCNTL (DMA/WAIT Steuerregister).

33h: IL (Interrupt-Vektorregister, LOW-Byte).
34h: ITC (Interrupt/TRAP-Steuerregister).
36h: RCR (Refresh-Steuerregister).

38h: CBR (MMU COMMON-Bereich 1 physikalische Startadresse).
39h: BBR (MMU BANK-Bereich physikalische Startadresse).
3Ah: CBAR (MMU COMMON/BANK-Bereich logische Startadressen).

3Fh: ICR (I/O-Steuerregister).

2. Sonstige Ports

Beim Umstecken von J12 ändern sich die im folgenden angegebenen Adressen von 08h-0Fh auf 18h-1Fh.

08h: FLR (Flag-Register)
 09h: STR (Status-Register)
 0Ah: DACK (DMA-Datenport des Floppy-Controllers)
 0Bh: CEN (Datenport der Centronics-Schnittstelle)
 0Ch: FDSR (Statusport des Floppy-Controllers)
 0Dh: FDCD (Daten- und Kommandoregister des Floppy-Controllers)
 0Eh-0Fh: nicht benutzt

----- J u m p e r -----

Achtung! Einige Jumper sind auf der Unterseite der Platine durch eine dünne Leiterbahn vorverbunden, die gegebenenfalls mit einem scharfen Messer zu trennen ist. Die entsprechenden Stellen sind mit 'vorverdrahtet' gekennzeichnet.

J1 1-2: TX/RIS ist TX-Ausgang der Spezialschnittstelle.
 2-3: TX/RIS ist RIS-Ausgang für die Netzwerkschnittstelle.
 J2 1-2: /DREQO ist mit /RDY verbunden.
 2-3: /DREQO ist mit /ACK verbunden.
 Offen: Externer Takt an CKAO, /DREQO wird nicht benutzt.
 J3 1-2: /LIR ist /M1.
 2-3: ST ist /M1 (vorverdrahtet).
 J4 1-2: Time-Out für CONINET.
 2-3: Time-Out für MASTER/SLAVE-Betrieb.
 J5-J9 Offen: Multi-PROF-Betrieb.
 Geschlossen: Normaler ECB-Bus-Betrieb (vorverdrahtet).
 J10 1-2: Bestückung bis 512 KB, Auswahlleitung A18 (vorverdrahtet)
 2-3: Bestückung nur bis 128 KB, Auswahlleitung A17
 J11 1-2: B-E meldet ERROR.
 2-3: B-E meldet MASTER/SLAVE-Buszustand.
 J12 1-2,3-4: 08h-0Fh (vorverdrahtet).
 1-3,2-4: 18h-1Fh.
 J13 1-2: STROBE-Rückflanke automatisch (vorverdrahtet).
 2-3: STROBE-Rückflanke nach STATUS-Zugriff.
 J14 2-3: Schreib-Kompensation über C0-C2.
 1-2: C1 ist irrelevant, Kompensation wie bei C1=0.
 offen: C1 ist irrelevant, Kompensation wie bei C1=1.
 J15 2-3: Schreib-Kompensation über C0-C2.
 1-2: C2 ist irrelevant, Kompensation wie bei C2=0.
 offen: C2 ist irrelevant, Kompensation wie bei C2=1.
 J14+J15 4-5: Drive-Select vom Controller (Normalstellung).

J14+J15 4-5: Drive-Select vom Controller (Normalstellung).
3-4: Drive-Select über C2-1

J16 2-3: Leitung 2 ist das Mini/Maxi-Umschaltsignal (/MINI) für 8"-kompatible 5.25"-Laufwerke (vorverdrahtet).
1-2: Leitung 2 ist /READY.
1-2-3: 5.25"-Laufwerk liefert kein READY-Signal. Leitung 2 ist /MINI, READY wird vom PROF-180X intern generiert.

J17 1-2: Leitung 34 ist /READY (vorverdrahtet)
2-3: Leitung 34 ist /DCHG

J18 Offen: Einsprung in Monitor; Konsole = GRIP-Grafikkarte
1-3: Einsprung in Monitor; Konsole = Terminal via Duplex 0
2-4: Einsprung in Monitor; Konsole = GRADE-X Grafikkarte
3-5: Einsprung in Monitor; Konsole = USER-Schnittstelle
3-6: Auto-Boot (CP/M); Konsole wird vom BIOS zugewiesen

J19 Offen: Duplex-0-Baudrate = 19200 Baud (4.608 MHz: 9600 Bd)
1-3: Duplex-0-Baudrate = 9600 Baud
2-4: Duplex-0-Baudrate = 2400 Baud
3-5: Duplex-0-Baudrate = 1200 Baud
4-6: Duplex-0-Baudrate = 300 Baud

J21 Offen: DCD-Handshake aktiv.
Gebrückt: Kein DCD-Handshake (vorverdrahtet).

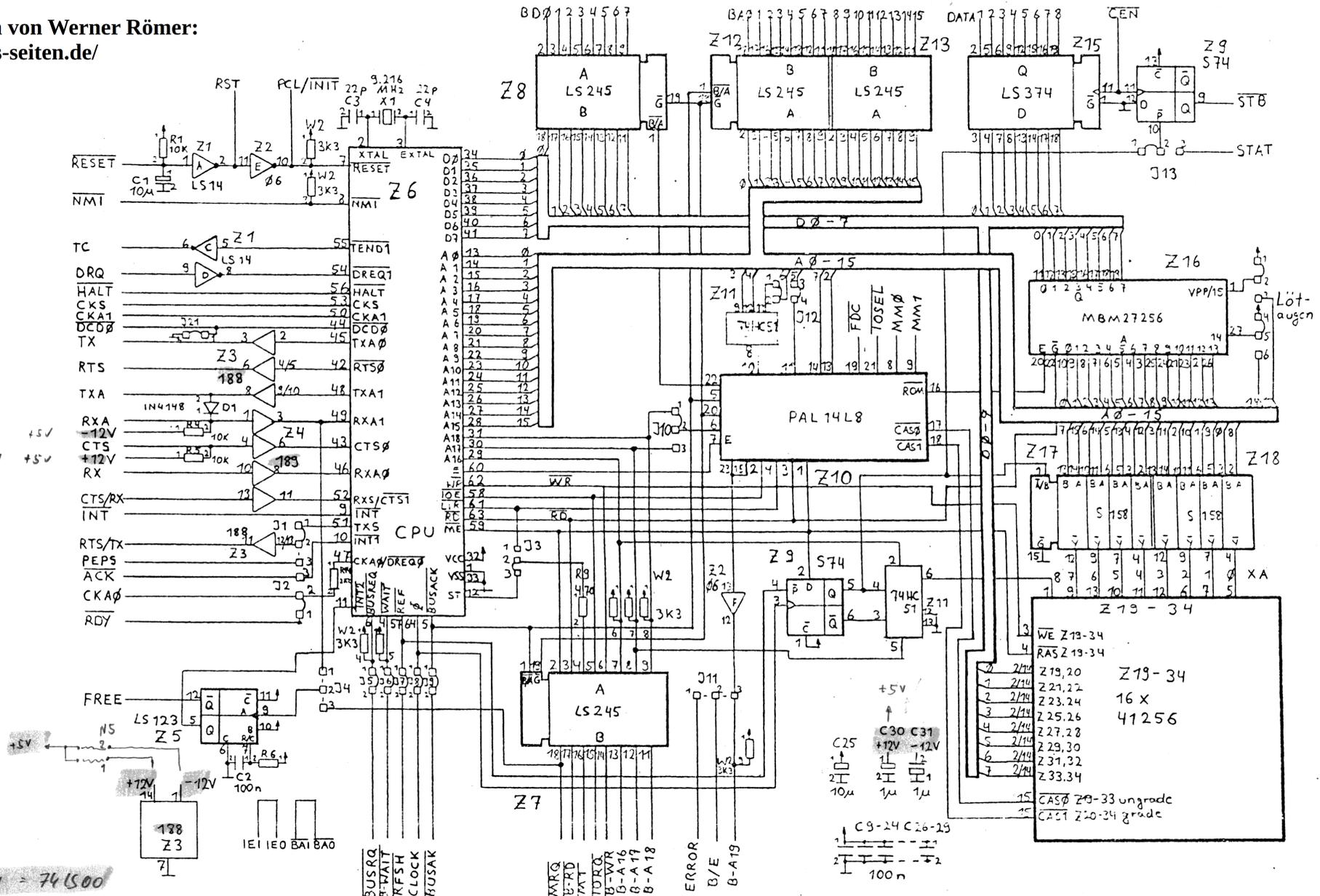
Lötfelder 1-2,4-5: EPROM 27128 (16 KB), vorverdrahtet.
1-2,5-6: EPROM 27256 (32 KB).
2-3,5-6: EPROM 27512 (64 KB).

D1 Gesteckt: Netzwerks-Schnittstelle im CONINET-Betrieb.
Offen: Netzwerks-Schnittstelle im V24-Betrieb.

R6 47 kOhm: CONINET-Betrieb (Time-Out = ca. 2 ms).
270 Ohm: MASTER/SLAVE-Betrieb (Time-Out = ca. 2 us).

R24 1 MOhm: Motor-Nachlaufzeit ca. 5 Sekunden

Anmerkungen von Werner Römer:
<http://werners-seiten.de/>



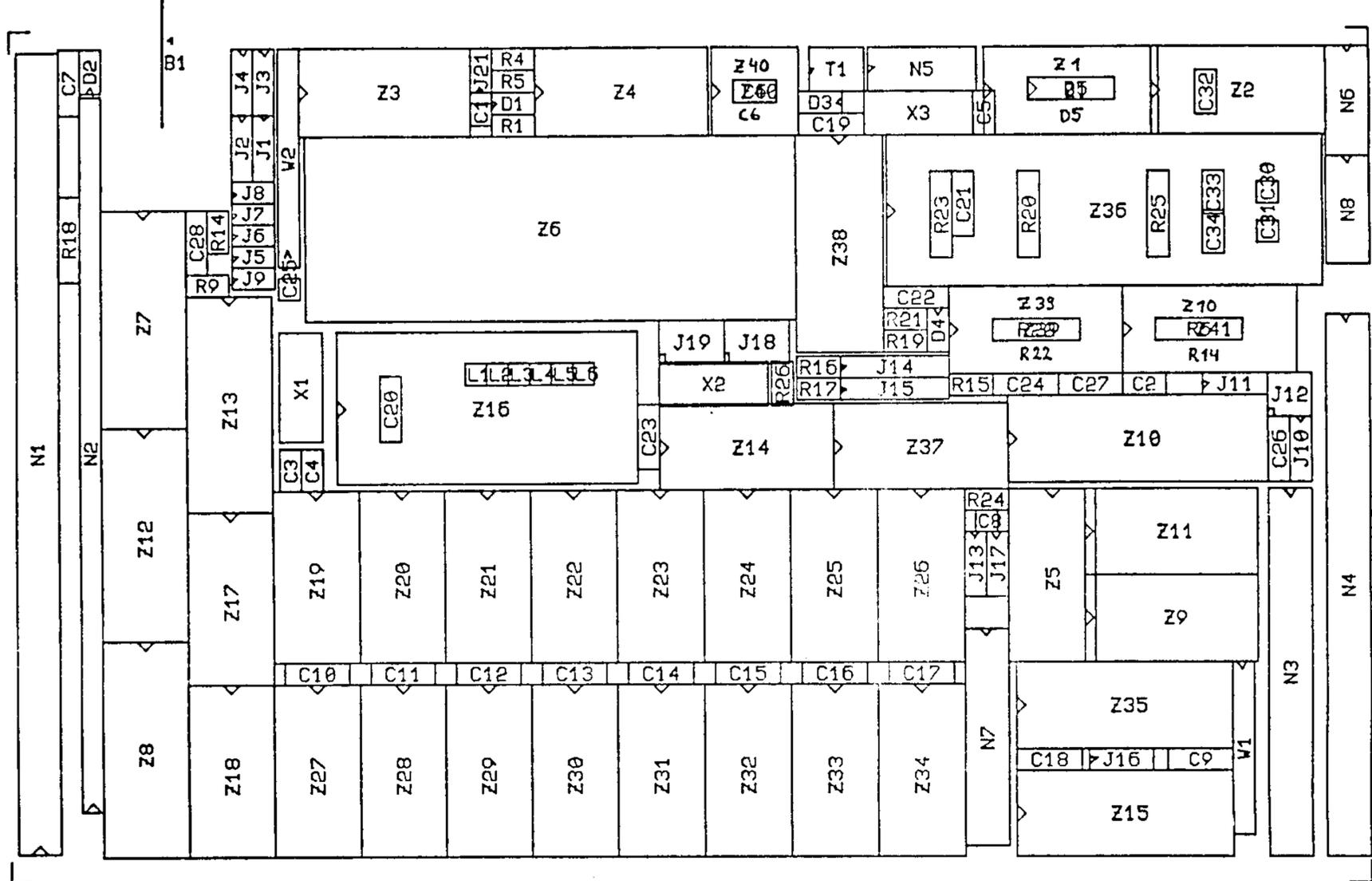
Aufgebaunt!
 ↓
 ECB 13u NS,6 2 +5V
 ECB 12u NS,6 1 +5V

734 = 74LS00

C25	C30	C31
10µ	1µ	1µ
2T	2T	1T
10µ	1µ	1µ
C9-24	C26-29	
100n		

WE Z19-34	Z19-34
RAS Z19-34	
1	219,20
2	221,22
3	223,24
4	225,26
5	227,28
6	229,30
7	231,32
15	233,34
CAS Z29-33 ungrade	
CAS Z20-34 grade	

25.11.86 Re
 131185
 22825
 22785
 PROF 180 12.6 75
 6c



CONITEC 21-Nov-85 P5
 4lasen BPL=1

--- PROF-180X Stückliste ---

Bei Jumpers ist auf dem obigen Plan die Position 1 mit einem Dreieck (>) gekennzeichnet.
 Achtung! Bei etwaigen Widersprüchen zwischen Schaltplan, Bestückungsplan und Stückliste ist immer die Stückliste maßgeblich!

-- Widerstände -----

R1,4,5 10 kOhm
 R6 270 Ohm (in Fassung)
 R9 470 Ohm
 R14,15 2.2 kOhm
 R16,17 270 Ohm
 R18-22 2.2 kOhm
 R23 150 Ohm
 R24 1 MOhm (in Fassung)
 R25,26 2.2 kOhm
 W1 7x470 Ohm Array
 W2 9x3.3 kOhm Array

-- Kondensatoren -----

C1,8,25 10uF/6.3V Tantal
 C2,7 100 nF Keramik
 C3,4,6 22 pF Keramik
 C5 270 pF Keramik
 C9-28 100 nF Keramik
 C30,31 1uF/22V Tantal
 C32 3.3 nF Keramik
 C33,34 entfallen
 T1 20-30pF Micro-Trimmer
 oder 22 pF Keramik

-- ICs -----

Z1 74LS14 6xInverter SI
 Z2 7406 6xBuffer O.K.
 Z3 1488/75188 U24-Treiber
 Z4 1489/75189 U24-Empfänger
 Z5 74HC123 2xMonoflop
 Z6 HD64180B CPU
 Z7-8 74ALS245 8xTransceiver
 Z9 74S74 2xD-Flipflop
 Z10 14L8 PAL
 Z11 74HC51 2xAND/OR
 Z12-13 74ALS245 8xTransceiver
 Z14 74S04 6xInverter
 Z15 74LS374 8-Bit-Port
 Z16 27128 Monitor-EPROM
 Z17-18 74HC158 4xMultiplexer

Z19-34 4164-15/12 RAM 64KB
 oder 41256-15/12 RAM 256KB
 Z35 74LS240 Buffer 8 Bit
 Z36 UPD 765A FDC
 Z37 74S139 Dekoder
 Z38 9229B PLL
 Z39 74LS258 4xMultiplexer
 Z40 MK3835 Uhr/RAM
 Z41 74HC259 BxLatch

-- Präzisionssockel -----

6x Einzel-Pins
 1x 8-pol.
 7x 14-pol.
 22x 16-pol.
 7x 20-pol.
 1x 24-pol. (Slim-Line)
 1x 28-pol.
 1x 40-pol.
 1x 64-pol. (Mini)

-- Stecker usw. -----

N1+2 64-pol. UG-Leiste
 N3 34-pol. Doppelpfosten
 N4 50-pol. Doppelpfosten
 N5 10-pol. Doppelpfosten
 N6 10-pol. Doppelpfosten
 N7 20-pol. Doppelpfosten
 N8 10-pol. Doppelpfosten
 J1-J19 div. Jumper

-- Quarze -----

X1 9.215 MHz (4.6-MHz-Version)
 12.288 MHz (6.1-MHz-Version)
 18.432 MHz (9.2-MHz-Version)
 X2 16.000 MHz
 X3 2.000 MHz

-- Sonstiges -----

B1 Akku 3.6 V (Emmerich 35 mAh)
 D1 1N4148 (in Fassung)
 D2-3 AA118
 D4 LED rot
 D5 1N4148

==== PROF=180X Steckerbelegung =====

N1+2: ECB-Bus-Stecker

	a	b	c	:	Funktion:
1:	+5V	xxx	+5V	:	+5V: Betriebsspannung
2:	D5	xxx	D0	:	+12V, -12V: U24-Spannungen
3:	D6	xxx	D7	:	UBAT: Akku-Ausgang (+3.6 V)
4:	D3	xxx	D2	:	GND: gemeinsame Masse
5:	D4	xxx	A0	:	
6:	A2	xxx	A3	:	D0-D7: 8-Bit-Datenbus
7:	A4	xxx	A1	:	A0-A19: 20-Bit-Adressbus
8:	A5	xxx	A8	:	
9:	A6	xxx	A7	:	A19/MS: MASTER-Zugriff
10:	/WAIT	xxx	xxx	:	/RD: Lesen
11:	/BUSRQ	xxx	IEI	:	/WR: Schreiben
12:	A18 !	xxx	A19/MS !	:	/MREQ: Speicherzugriff
13:	+12V	xxx	xxx	:	/IORQ: Ein/Ausgabe
14:	-12V !	xxx	D1	:	
15:	xxx	xxx	-	:	/NMI: Vorrang-Interrupt
16:	-	xxx	IEO	:	/INT: normaler Interrupt
17:	A17 !	xxx	A11	:	IEI: INT-Ketteneingang
18:	A14	xxx	A10	:	IEO: INT-Kettenausgang
19:	-	xxx	A16 !	:	
20:	/M1	xxx	/NMI	:	/BUSRQ: Busanforderung
21:	xxx	xxx	/INT	:	/BUSAK: Busfreigabe für DMA
22:	-	xxx	/WR	:	/BAI: DMA-Ketteneingang
23:	/BAI !	xxx	-	:	/BAO: DMA-Kettenausgang
24:	UBAT	xxx	/RD	:	/RDY: DMA-Handshake-Eingang
25:	/BAO !	xxx	/HALT	:	/RESET: Rücksetz-Eingang
26:	/RDY !	xxx	/PCL	:	/PCL: Rücksetz-Ausgang
27:	/IORQ	xxx	A12	:	/WAIT: CPU warten
28:	/RFSH	xxx	A15	:	/HALT: CPU gestoppt
29:	A13	xxx	CLOCK	:	
30:	A9	xxx	/MREQ	:	CLOCK: CPU-Takt (4.6-9.2 MHz)
31:	/BUSAK	xxx	/RESET	:	/M1: 1. Maschinenzyklus
32:	GND	xxx	GND	:	/RFSH: Auffrischzyklus

xxx = reserviert für CONITEC-Erweiterungskarten
 - = zur freien Verwendung des Benutzers
 ! = abweichend von der KONIPON-ECB-Busbelegung

N3: Minifloppy-Stecker

Belegung:	Funktion:
01,02: GND /READY, /MINI	GND: Signalmasse
03,04: GND /HOLD	/DSO-3: Laufwerk auswahl
05,06: GND /DS3	/HOLD: Kopf laden
07,08: GND /INDEX	/MOTOR ON: Motor ein
09,10: GND /DS0	/DIR: Spurwechsel-Richtung
11,12: GND /DS1	/STEP: Spurwechsel-Impuls
13,14: GND /DS2	/WR DATA: Schreibdaten
15,16: GND /MOTOR ON	/WR GATE: Schreiben ein
17,18: GND /DIR	/SIDE: Kopfauswahl
19,20: GND /STEP	/MINI: Mini/Maxi-Umschaltung
21,22: GND /WR DATA	
23,24: GND /WR GATE	/READY: Laufwerk bereit
25,26: GND /TRACK 0	/INDEX: Indexloch-Impuls
27,28: GND /WR PT	/TRACK 0: Kopf auf Spur 0
29,30: GND /RD DATA	/WR PT: Schreibschutz ein
31,32: GND /SIDE	/RD DATA: Lesedaten
33,34: GND /READY, /DCHG	/DCHG: Diskettenwechsel

N4: Maxifloppy-Stecker

Belegung:	Funktion:
01,02: GND /LOW CUR	GND: Signalmasse
03,04: GND /MOTOR OFF	
05,06: GND --	/DSO-3: Laufwerk auswahl
07,08: GND --	/HOLD: Kopf laden
09,10: GND /TWO SIDED	/MOTOR OFF: Motor aus
11,12: GND /DCHG	/DIR: Spurwechsel-Richtung
13,14: GND /SIDE	/STEP: Spurwechsel-Impuls
15,16: GND --	/WR DATA: Schreibdaten
17,18: GND /HOLD	/WR GATE: Schreiben ein
19,20: GND /INDEX	/SIDE: Kopfauswahl
21,22: GND /READY	/LOW CUR: Schreibstrom niedrig
23,24: GND --	
25,26: GND /DS0	
27,28: GND /DS1	/READY: Laufwerk bereit
29,30: GND /DS2	/INDEX: Indexloch-Impuls
31,32: GND /DS3	/TRACK 0: Kopf auf Spur 0
33,34: GND /DIR	/WR PT: Schreibschutz ein
35,36: GND /STEP	/RD DATA: Lesedaten
37,38: GND /WR DATA	/DCHG: Diskettenwechsel
39,40: GND /WR GATE	/TWO SIDED: Zweiseitige Diskette
41,42: GND /TRACK 0	
43,44: GND /WR PT	
45,46: GND /RD DATA	
47,48: GND --	
49,50: GND --	-- = frei

N5: U24-Hauptschnittstelle

Belegung:	Bedeutung:
01,02: +12V -12V	+12V, -12V: U24-Spannungen
03,04: /DCDO CKAO	/DCDO: Handshake (TTL)
05,06: TX RX	RTS, CTS: Handshake
07,08: RTS CTS	RX, TX: Daten
09,10: GND GND	CKAO: Taktein/ausgang

N6: U24-Netzwerks- und Highspeed-Schnittstelle

Belegung:	Bedeutung:
01,02: +12V -12V	CKS: Takt Highspeed
03,04: CKS CKA1	CKA1: Takt Netzwerk
05,06: TXA RXA	RXA: Daten Netzwerk
07,08: RTS/TX CTS/RX	RX, TX: Daten Highspeed
09,10: GND GND	RTS, CTS, TXA: Netzwerk als U24

N7: Centronics-Schnittstelle

Leitung	Funktion
01-02 +5V +5V	DATA1-8: Centronix-Daten
03-04 DATA1 DATA2	
05-06 DATA3 DATA4	/STB: Übergabe-Impuls
07-08 DATA5 DATA6	BUSY: Nicht empfangsbereit
09-10 DATA7 DATA8	/ACK: Übergabe-Quittung
11-12 /STB BUSY	
13-14 /INIT /ERROR	/INIT: Initialisieren
15-16 -- /ACK	/ERROR: Fehler
17-18 GND GND	
19-20 GND ---	

N8: PEPS-Schnittstelle

01-02 +5V +5V	MO, M1: Befehl
03-04 GND MO	DATA: Daten
05-06 GND M1	PEPS: Takt
07-08 GND DATA	
09-10 GND PEPS	